OIPE
FEB 24 2004
PATENT & TRADEMARK OFFICE

PATENT
ATTORNEY DOCKET NO.: 046124-5179

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:	)	
	)	
Katsumi SHIBAYAMA, et al.	)	
	)	
Application No.: 10/715,118	)	Group Art Unit: 2811
	)	
Filed: November 18, 2003	)	Examiner: Unassigned
	)	
For: BACK ILLUMINATED PHOTODIODE ARRAY, MANUFACTURING METHOD AND SEMICONDUCTOR DEVICE THEREOF	)	

Commissioner for Patents
Arlington, VA 22202

CLAIM FOR PRIORITY

Under the provisions of 35 U.S.C. §119, Applicants' hereby claim the benefit of the filing date of **Japanese** Patent Application No. 2002-334326 filed November 18, 2002 for the above-identified United States Patent Application.

In support of Applicants' claim for priority, filed herewith is a certified copy of the Japanese application.

Respectfully submitted,

MORGAN, LEWIS & BOCKIUS LLP

John G. Smith
Reg. No. 33,818

Dated: February 24, 2004

MORGAN, LEWIS & BOCKIUS LLP
1111 Pennsylvania Avenue, N.W.
Washington, D.C. 20004
(202)739-3000

日　本　国　特　許　庁
JAPAN　PATENT　OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日
Date of Application:　２００２年１１月１８日

出願番号
Application Number:　特願２００２－３３４３２６

[ST.10/C]:　[ＪＰ２００２－３３４３２６]

出願人
Applicant(s):　浜松ホトニクス株式会社

２００２年１２月２７日

特許庁長官
Commissioner,
Japan Patent Office　太田信一郎

出証番号　出証特２００２－３１０２８１５

【書類名】　特許願
【整理番号】　2002-0645
【提出日】　平成14年11月18日
【あて先】　特許庁長官殿
【国際特許分類】　H01L 31/09
【発明者】
【住所又は居所】　静岡県浜松市市野町１１２６番地の１　浜松ホトニクス株式会社内
【氏名】　柴山　勝己
【発明者】
【住所又は居所】　静岡県浜松市市野町１１２６番地の１　浜松ホトニクス株式会社内
【氏名】　石田　雅之
【発明者】
【住所又は居所】　静岡県浜松市市野町１１２６番地の１　浜松ホトニクス株式会社内
【氏名】　能野　隆文
【特許出願人】
【識別番号】　000236436
【氏名又は名称】　浜松ホトニクス株式会社
【代理人】
【識別番号】　100088155
【弁理士】
【氏名又は名称】　長谷川　芳樹
【選任した代理人】
【識別番号】　100089978
【弁理士】
【氏名又は名称】　塩田　辰也

【選任した代理人】

【識別番号】　100092657

【弁理士】

【氏名又は名称】　寺崎　史朗

【手数料の表示】

【予納台帳番号】　014708

【納付金額】　21,000円

【提出物件の目録】

【物件名】　明細書　1

【物件名】　図面　1

【物件名】　要約書　1

【プルーフの要否】　要

【書類名】　明細書

【発明の名称】　ホトダイオードアレイ、その製造方法、半導体装置及び放射線検出器

【特許請求の範囲】

【請求項１】　第１導電型の半導体からなる半導体基板を備え、当該半導体基板における被検出光の入射面の反対面側に複数のホトダイオードが形成されたホトダイオードアレイであって、

前記半導体基板の前記反対面側には、複数の凹部がアレイ状に配列して形成されており、

前記複数の凹部の底部に第２導電型の半導体からなる第２導電型半導体層が形成されることにより、前記ホトダイオードがアレイ状に配列していることを特徴とするホトダイオードアレイ。

【請求項２】　前記半導体基板の前記入射面側には、当該半導体基板よりも高い不純物濃度を有する第１導電型のアキュムレーション層が設けられていることを特徴とする請求項１に記載のホトダイオードアレイ。

【請求項３】　前記凹部は、前記底部における前記半導体基板の厚みよりも大きい厚みを有する枠部により囲まれており、

前記枠部には、前記半導体基板よりも高い不純物濃度を有する第１導電型の分離層が形成されていることを特徴とする請求項１に記載のホトダイオードアレイ。

【請求項４】　前記枠部には、電極パッドが電気絶縁層を介して設けられており、

前記第２導電型半導体層と前記電極パッドとを電気的に接続する導電性部材が設けられていることを特徴とする請求項３に記載のホトダイオードアレイ。

【請求項５】　前記導電性部材は、前記半導体基板の前記反対面側に形成された電気絶縁層の上に形成されており、その一端部は、前記電気絶縁層に形成されたコンタクトホールを介して前記第２導電型半導体層に電気的に接続され、その他端部は、前記電極パッドに電気的に接続されていることを特徴とする請求項４に記載のホトダイオードアレイ。

【請求項６】　前記第２導電型半導体層は、前記底部から前記凹部と前記枠部との境界部分に延出して設けられていることを特徴とする請求項３に記載のホトダイオードアレイ。

【請求項７】　前記枠部には、前記第２導電型半導体層における前記凹部と前記枠部との前記境界部分に延出した部分に電気的に接続される導電性部材と、当該導電性部材に電気的に接続される電極パッドとが設けられていることを特徴とする請求項６に記載のホトダイオードアレイ。

【請求項８】　前記第２導電型半導体層は、前記枠部の一部に達していることを特徴とする請求項６に記載のホトダイオードアレイ。

【請求項９】　前記凹部は、前記反対面側から前記入射面側にかけて開口寸法が次第に縮小するように形成されていることを特徴とする請求項１に記載のホトダイオードアレイ。

【請求項１０】　前記半導体基板は、前記反対面から所定の深さの位置にエッチングストップ層を有しており、

前記凹部は、前記半導体基板を前記反対面側から少なくとも前記エッチングストップ層までエッチングすることにより形成されていることを特徴とする請求項１に記載のホトダイオードアレイ。

【請求項１１】　前記半導体基板は、前記反対面から所定の深さの位置に絶縁膜を有しており、

前記凹部は、前記半導体基板を前記反対面側から少なくとも前記絶縁膜が露出するまでエッチングすることにより形成されていることを特徴とする請求項１に記載のホトダイオードアレイ。

【請求項１２】　前記半導体基板は、前記反対面から所定の深さの位置において、前記入射面側の部分と前記反対面側の部分とでその結晶方位が交差しており、

前記凹部は、前記半導体基板を前記反対面側から少なくとも前記結晶方位が交差する面が露出するまでエッチングすることにより形成されていることを特徴とする請求項１に記載のホトダイオードアレイ。

【請求項１３】　第１導電型の半導体基板の被検出光の入射面の反対面を薄

型化することにより、複数の凹部をアレイ状に配列して形成する工程と、

前記凹部の底部に第２導電型半導体層を形成する工程と、を備えることを特徴とするホトダイオードアレイの製造方法。

【請求項１４】　前記入射面側に前記半導体基板よりも不純物濃度の高い第１導電型のアキュムレーション層を形成する工程を更に備えることを特徴とする請求項１３に記載のホトダイオードアレイの製造方法。

【請求項１５】　第１導電型の第１の半導体基板と、前記第１の半導体基板と異なる結晶方位を有し且つ前記第１の半導体基板よりもエッチング速度の速い第１導電型の第２の半導体基板とを準備し、

前記第１の半導体基板における被検出光の入射面の反対面側に前記第２の半導体基板を接合する工程と、

前記第２の半導体基板を少なくとも前記第１の半導体基板の前記反対面が露出するまでエッチングして、複数の凹部をアレイ状に配列して形成する工程と、

前記凹部の底部に第２導電型半導体層を形成する工程と、を備えることを特徴とするホトダイオードアレイの製造方法。

【請求項１６】　前記第１の半導体基板の前記入射面側に、前記第１の半導体基板よりも不純物濃度の高い第１導電型のアキュムレーション層を形成する工程を更に備えることを特徴とする請求項１５に記載のホトダイオードアレイの製造方法。

【請求項１７】　第１導電型の第１の半導体基板と第１導電型の第２の半導体基板とを準備し、

前記第１の半導体基板における被検出光の入射面の反対面側に前記第２の半導体基板をエッチングストップ層を介して接合する工程と、

前記第２の半導体基板を少なくとも前記エッチングストップ層が露出するまでエッチングして、複数の凹部をアレイ状に配列して形成する工程と、

前記凹部の底部に第２導電型半導体層を形成する工程と、を備えることを特徴とするホトダイオードアレイの製造方法。

【請求項１８】　前記第１の半導体基板の前記入射面側に、前記第１の半導体基板よりも不純物濃度の高い第１導電型のアキュムレーション層を形成する工

程を更に備えることを特徴とする請求項１７に記載のホトダイオードアレイの製造方法。

【請求項１９】　第１導電型の第１の半導体基板と第１導電型の第２の半導体基板とを準備し、

前記第１の半導体基板における被検出光の入射面の反対面側に前記第２の半導体基板を絶縁膜を介して接合する工程と、

前記第２の半導体基板を少なくとも前記絶縁膜が露出するまでエッチングして、複数の凹部をアレイ状に配列して形成する工程と、

前記凹部の底部に第２導電型半導体層を形成する工程と、を備えることを特徴とするホトダイオードアレイの製造方法。

【請求項２０】　前記第１の半導体基板の前記入射面側に、前記第１の半導体基板よりも不純物濃度の高い第１導電型のアキュムレーション層を形成する工程を更に備えることを特徴とする請求項１９に記載のホトダイオードアレイの製造方法。

【請求項２１】　被検出光の入射面の反対面側に複数の第２導電型半導体層がアレイ状に配列して形成された第１導電型の第１の半導体基板を準備する工程と、

前記反対面に第１導電型の第２の半導体基板を接合する工程と、

前記第２の半導体基板における前記第２導電型半導体層に対応する領域をエッチングして前記第２導電型半導体層を露出させる工程と、を備えることを特徴とするホトダイオードアレイの製造方法。

【請求項２２】　前記第１の半導体基板の入射面側に前記第１の半導体基板よりも不純物濃度の高い第１導電型のアキュムレーション層を形成する工程を更に備えることを特徴とする請求項２１に記載のホトダイオードアレイの製造方法。

【請求項２３】　前記第２の半導体基板を接合する工程において、前記第１の半導体基板と前記第２の半導体基板の結晶方位が交差するように両半導体基板を接合することを特徴とする請求項２１に記載のホトダイオードアレイの製造方法。

【請求項２４】　前記第２の半導体基板を接合する工程において、第１の半導体基板と第２の半導体基板との間にエッチングストップ層を設けることを特徴とする請求項２１に記載のホトダイオードアレイの製造方法。

【請求項２５】　前記第２の半導体基板を接合する工程において、第１の半導体基板と第２の半導体基板との間に絶縁膜を設けることを特徴とする請求項２１に記載のホトダイオードアレイの製造方法。

【請求項２６】　請求項１から請求項１２の何れか一項に記載のホトダイオードアレイと、

前記半導体基板の前記入射面側に配置され、放射線の入射により発光するシンチレータと、を備えることを特徴とする放射線検出器。

【請求項２７】　請求項３から請求項８の何れか一項に記載のホトダイオードアレイと、

前記半導体基板の前記入射面側に配置され、放射線の入射により発光するシンチレータと、

前記ホトダイオードアレイを支持する基板と、を備え、

前記基板は、前記枠部に設けられた電極パッドを介して、前記ホトダイオードアレイと電気的に接続されていることを特徴とする放射線検出器。

【請求項２８】　前記基板と前記半導体基板の前記反対面との間隙に樹脂が充填されていることを特徴とする請求項２７に記載の放射線検出器。

【請求項２９】　請求項３から請求項８の何れか一項に記載のホトダイオードアレイと、

前記ホトダイオードアレイを支持する基板と、を備え、

前記基板は、前記枠部に設けられた電極パッドを介して、前記ホトダイオードアレイと電気的に接続されていることを特徴とする半導体装置。

【請求項３０】　前記基板と前記半導体基板の前記反対面との間隙に樹脂が充填されていることを特徴とする請求項２９に記載の半導体装置。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】

本発明は、ホトダイオードアレイ、その製造方法、当該ホトダイオードアレイを備えた半導体装置及び当該ホトダイオードアレイを備えた放射線検出器に関する。

【０００２】

【従来の技術】

ＣＴ用ホトダイオードアレイを実装する際は、３次元方向への実装が必要である。３次元で実装を行うには、被検出光の入射する面の反対側より信号を出力する必要があり、このためには一般的に裏面入射型ホトダイオードアレイが用いられる。

【０００３】

裏面入射型のホトダイオードアレイにおいては、ｐｎ接合部と光入射面との間の距離が大きいと基板内で発生したキャリアはｐｎ接合部までの移動過程で再結合し信号として取り出せなくなるためｐｎ接合部と光入射面との距離を可能な限り小さくする必要がある。

【０００４】

この距離を小さくする試みとして、図２５に示したような裏面入射型ホトダイオードアレイが知られている（例えば、特許文献１参照）。この裏面入射型ホトダイオードアレイでは基板の一方側からｎ型層１０３に角柱状のｐ型拡散層１０５を形成している。

【０００５】

【特許文献１】

特開平７－３３３３４８号公報

【０００６】

【発明が解決しようとする課題】

しかし、このｐ型拡散層１０５は不純物を注入することにより形成されているため充分な感度が得られるための厚さにまでｐ型不純物層１０５を均一に形成するのは困難である。このように上記ホトダイオードアレイは製造が困難であるという欠点がある。

【０００７】

本発明はこのような問題点に鑑みなされたものであり、高い検出感度を維持しつつ、容易に製造することが可能なホトダイオードアレイ、その製造方法、半導体装置及び放射線検出器を提供することを課題とする。

【０００８】

【課題を解決するための手段】

本発明に係るホトダイオードアレイは、第１導電型の半導体からなる半導体基板を備え、当該半導体基板における被検出光の入射面の反対面側に複数のホトダイオードが形成されたホトダイオードアレイであって、半導体基板の反対面側には、複数の凹部がアレイ状に配列して形成されており、複数の凹部の底部に第２導電型の半導体からなる第２導電型半導体層が形成されることにより、ホトダイオードがアレイ状に配列していることを特徴としている。

【０００９】

本発明に係るホトダイオードアレイでは、反対面に形成された凹部の底部に第２導電型半導体層を設けているので、入射面とホトダイオードの第２導電型半導体層との間の距離を短くすることができる。これにより、被検出光の入射により発生するキャリアの移動過程における再結合が抑制され、ホトダイオードアレイの検出感度を高く維持することができる。

【００１０】

また、第２導電型半導体層の厚さを従来の技術に比べて薄くすることができるので、第２導電型半導体層を第２導電型不純物の熱拡散等により容易に形成することが可能となり、ホトダイオードアレイを従来よりも容易に製造することができる。

【００１１】

また、半導体基板の反対面には、複数の凹部がアレイ状に配列して形成されているので、各凹部は凹部の半導体基板の厚みよりも厚い半導体基板（枠部）により囲まれることとなる。この枠部の存在により、ホトダイオードアレイの機械的強度を実用上充分なものとすることができる。

【００１２】

また、半導体基板の前記入射面側には、当該半導体基板よりも高い不純物濃度を有する第１導電型のアキュムレーション層が設けられていることが好ましい。このように構成することにより、半導体基板の入射面に被検出光（特に短波長光）が入射することで入射面近傍で発生する信号キャリアが表面やＡＲコートとの界面でトラップされることを抑制できる。これにより、ホトダイオードアレイの検出感度を高く維持することができる。

【００１３】

また、凹部の周囲は、凹部よりも肉厚の半導体基板からなる枠部により囲まれており、当該枠部に半導体基板よりも不純物濃度の高い第１導電型の分離層が形成されていることが好ましい。このように構成することにより、凹部に形成されたホトダイオード同士が、電気的に分離されることとなるので、ホトダイオード間におけるクロストークを低減することが可能となる。

【００１４】

また、枠部には、電極パッドが電気絶縁層を介して設けられており、第２導電型半導体層と電極パッドとを電気的に接続する導電性部材が設けられていることが好ましい。このように構成することにより、機械的強度が低い凹部に電極パッドを形成する必要がなく、凹部の底部を機械的ダメージから保護することができる。

【００１５】

また、導電性部材は、半導体基板の反対面側に形成された電気絶縁層の上に形成されており、その一端部は、電気絶縁層に形成されたコンタクトホールを介して第２導電型半導体層に電気的に接続され、その他端部は、電極パッドに電気的に接続されていることが好ましい。このように構成することにより、ホトダイオードからの信号は、導電性部材（例えば、アルミ配線等）により第２導電型半導体層から電極パッドに伝えられ、電極パッドを介して外部に出力される。

【００１６】

また第２導電型半導体層は、底部から凹部と枠部との境界部分に延出して設けられていることが好ましい。このように構成することにより、第２導電型半導体層が設けられた領域の面積を、第２導電型半導体層を凹部の底部にのみ設けた場

合よりも広くすることができるので、被検出光の入射により半導体基板内部で発生するキャリアを受ける面積が大きくなり、ホトダイオードの検出感度を高めることができる。また、第２導電型半導体層は、凹部と枠部との境界部分（エッジ部）にまで設けられることとなる。この境界部分は、エッチング加工の際にストレスを受け易く、また、凸型に突出している枠部は実装時に機械的ダメージを受け易く、不要なキャリアの発生源になり易い。この境界部分にまで延出するように第２導電型半導体層を設けることにより、不要なキャリアをこの第２導電型半導体層によりトラップすることが可能となる。

【００１７】

また、枠部には、第２導電型半導体層における凹部と枠部との境界部分に延出した部分に電気的に接続される導電性部材と、当該導電性部材に電気的に接続される電極パッドとが設けられていることが好ましい。このように構成することにより、電極パッドと第２導電型半導体層とを電気的に接続する導電性部材を枠部にのみ設ければよいので、機械的強度が低い凹部を保護することができるとともに、導電性部材を形成する工程におけるプロセスが容易になる。

【００１８】

また、第２導電型半導体層は枠部の一部に達していることが好ましい。このように構成することにより、枠部の頂上面で第２導電型半導体層と電極パッドとを電気的に接続することができるため、配線を凹部の底部や側壁に形成する必要が無くなり、枠部上にのみ形成すれば良いので、配線の形成プロセスが容易になる。

【００１９】

また、凹部は、反対面側から入射面側にかけて開口寸法が次第に縮小するように形成されていることが好ましい。このように構成することにより、凹部は、斜面状の側面を有することとなり、凹部の側面への第２導電型半導体層の形成や導電性部材を形成することが容易になる。

【００２０】

また、半導体基板は、反対面から所定の深さの位置にエッチングストップ層を有しており、凹部は、半導体基板を反対面側から少なくともエッチングストップ

層までエッチングすることにより形成されていることが好ましい。このように構成することにより、凹部を形成する際に、エッチングストップ層においてエッチングを終了することができ、凹部の深さの管理が容易になる。

【００２１】

また、半導体基板は、反対面から所定の深さの位置に絶縁膜を有しており、凹部は、半導体基板を反対面側から少なくとも絶縁膜が露出するまでエッチングすることにより形成されていることが好ましい。このように構成することにより、凹部を形成する際に、絶縁膜においてエッチングを終了することができ、凹部の深さの管理が容易になる。

【００２２】

また、半導体基板は、反対面から所定の深さの位置において、入射面側の部分と反対面側の部分とでその結晶方位が交差しており、凹部は、半導体基板を反対面側から少なくとも結晶方位が交差する面が露出するまでエッチングすることにより形成されていることが好ましい。このように構成することにより、凹部を形成する際に、結晶方位が交差した面においてエッチングを終了することができ、凹部の深さの管理が容易になる。

【００２３】

本発明に係るホトダイオードの製造方法は、第１導電型の半導体基板の被検出光の入射面の反対面を薄型化することにより、複数の凹部をアレイ状に配列して形成する工程と、凹部の底部に第２導電型半導体層を形成する工程と、を備えることを特徴としている。

【００２４】

本発明に係るホトダイオードの製造方法では、半導体基板の被検出光の入射面の反対面に複数の凹部をアレイ状に配列して形成し、この凹部の底部に第２導電型半導体層を設けることによりホトダイオードを形成する。これにより、入射面とホトダイオードの第２導電型半導体層との間の距離を短くすることができる。よって、被検出光の入射により半導体基板内部で発生するキャリアの移動距離が短くなり、キャリアの再結合が抑制されるので、ホトダイオードアレイの検出感度を高く維持できる。

【００２５】

また、第２導電型半導体層の厚さを従来の技術に比べて薄くすることができるので、第２導電型半導体層を第２導電型不純物の熱拡散等により形成することが可能となり、ホトダイオードアレイを従来よりも容易に製造することができる。

【００２６】

また、半導体基板の反対面には、複数の凹部がアレイ状に配列して形成されており、各凹部は、底部における半導体基板の厚みよりも大きな厚さを有する枠部により囲まれることとなる。この枠部の存在により、ホトダイオードアレイの機械的強度を実用上充分な強度とすることができる。

【００２７】

また、入射面側に半導体基板よりも不純物濃度の高い第１導電型のアキュムレーション層を形成する工程を更に備えることが好ましい。このように構成することにより、半導体基板の入射面側には、半導体基板よりも不純物濃度の高い第１導電型のアキュムレーション層が設けられているので、半導体基板に被検出光（特に短波長光）が入射することで発生する信号キャリアが表面やＡＲコートとの界面でトラップされることを抑制できる。これにより、ホトダイオードアレイの検出感度を高く維持することができる。

【００２８】

本発明に係るホトダイオードアレイの製造方法は、第１導電型の第１の半導体基板と、第１の半導体基板と異なる結晶方位を有し且つ第１の半導体基板よりもエッチング速度の速い第１導電型の第２の半導体基板とを準備し、第１の半導体基板における被検出光の入射面の反対面側に第２の半導体基板を接合する工程と、第２の半導体基板を少なくとも第１の半導体基板の反対面が露出するまでエッチングして、複数の凹部をアレイ状に配列して形成する工程と、前記凹部の底部に第２導電型半導体層を形成する工程と、を備えることを特徴と、を備えることを特徴としている。

【００２９】

本発明に係るホトダイオードアレイの製造方法では、被検出光の入射面と第２導電型半導体層すなわちホトダイオードが形成される面との距離は第１の半導体

基板の厚さによって決定される。よって、第１の半導体基板の厚さを薄くすることにより、半導体基板内部で発生するキャリアの移動距離が短くなり、キャリアの再結合が抑制されるので、ホトダイオードアレイの検出感度を高く維持することができる。また、第１の半導体基板と第２の半導体基板とを接合し、第２の半導体基板を、第１の半導体基板の反対面が露出するまでエッチングする。これにより、第２の半導体基板には、複数の凹部がアレイ状に配列して形成される。よって、第２導電型半導体層は、第２の半導体基板からなる枠部により囲まれることとなり、ホトダイオードアレイの機械的強度が実用上充分なものとなる。また、第２導電型半導体層の厚さを従来の技術に比べて薄くすることができるので、第２導電型半導体層が第２導電型不純物の熱拡散等により容易に形成可能となり、ホトダイオードアレイを従来よりも容易に製造することができる。

【００３０】

また、第１の半導体基板の入射面側に、第１の半導体基板よりも不純物濃度の高い第１導電型のアキュムレーション層を形成する工程を更に備えることが好ましい。このように構成することにより、半導体基板の入射面側には、半導体基板よりも不純物濃度の高い第１導電型のアキュムレーション層が設けられているので、半導体基板に被検出光（特に短波長光）が入射することで発生する信号キャリアが表面やＡＲコートとの界面でトラップされることを抑制できる。これにより、ホトダイオードアレイの検出感度を高く維持することができる。

【００３１】

本発明に係るホトダイオードの製造方法は、第１導電型の第１の半導体基板と第１導電型の第２の半導体基板とを準備し、第１の半導体基板における被検出光の入射面の反対面側に第２の半導体基板をエッチングストップ層を介して接合する工程と、第２の半導体基板を少なくともエッチングストップ層が露出するまでエッチングして、複数の凹部をアレイ状に配列して形成する工程と、凹部の底部に第２導電型半導体層を形成する工程と、を備えることを特徴としている。

【００３２】

本発明に係るホトダイオードアレイの製造方法では、被検出光の入射面と第２導電型半導体層すなわちホトダイオードが形成される面との距離は第１の半導体

基板の厚さによって決定される。よって、第１の半導体基板の厚さを薄くすることにより、半導体基板内部で発生するキャリアの移動距離が短くなり、キャリアの再結合が抑制されるので、ホトダイオードアレイの検出感度を高く維持することができる。また、第１の半導体基板と第２の半導体基板とを接合し、第２の半導体基板を、少なくともエッチングストップ層が露出するまでエッチングする。これにより、第２の半導体基板には、複数の凹部がアレイ状に配列して形成される。よって、第２導電型半導体層は、第２の半導体基板からなる枠部により囲まれることとなり、ホトダイオードアレイの機械的強度が実用上充分なものとなる。また、第２導電型半導体層の厚さを従来の技術に比べて薄くすることができるので、第２導電型半導体層が第２導電型不純物の熱拡散等により容易に形成可能となり、ホトダイオードアレイを従来よりも容易に製造することができる。

【００３３】

また、第１の半導体基板の入射面側に、第１の半導体基板よりも不純物濃度の高い第１導電型のアキュムレーション層を形成する工程を更に備えることが好ましい。このように構成することにより、半導体基板の入射面側には、半導体基板よりも不純物濃度の高い第１導電型のアキュムレーション層が設けられているので、半導体基板に被検出光（特に短波長光）が入射することで発生する信号キャリアが表面やＡＲコートとの界面でトラップされることを抑制できる。これにより、ホトダイオードアレイの検出感度を高く維持することができる。

【００３４】

本発明に係るホトダイオードアレイの製造方法は、第１導電型の第１の半導体基板と第１導電型の第２の半導体基板とを準備し、第１の半導体基板における被検出光の入射面の反対面側記第２の半導体基板を絶縁膜を介して接合する工程と、第２の半導体基板を少なくとも絶縁膜が露出するまでエッチングして、複数の凹部をアレイ状に配列して形成する工程と、凹部の底部に第２導電型半導体層を形成する工程と、を備えることを特徴としている。

【００３５】

本発明に係るホトダイオードアレイの製造方法では、被検出光の入射面と第２導電型半導体層すなわちホトダイオードが形成される面との距離は第１の半導体

基板の厚さによって決定される。よって、第１の半導体基板の厚さを薄くすることにより、半導体基板内部で発生するキャリアの移動距離が短くなり、キャリアの再結合が抑制されるので、ホトダイオードアレイの検出感度を高く維持することができる。また、第１の半導体基板と第２の半導体基板とを接合し、第２の半導体基板を、少なくとも絶縁膜が露出するまでエッチングする。これにより、第２の半導体基板には、複数の凹部がアレイ状に配列して形成される。よって、第２導電型半導体層は、第２の半導体基板からなる枠部により囲まれることとなり、ホトダイオードアレイの機械的強度が実用上充分なものとなる。また、第２導電型半導体層の厚さを従来の技術に比べて薄くすることができるので、第２導電型半導体層が第２導電型不純物の熱拡散等により容易に形成可能となり、ホトダイオードアレイを従来よりも容易に製造することができる。

【００３６】

また、第１の半導体基板の入射面側に、第１の半導体基板よりも不純物濃度の高い第１導電型のアキュムレーション層を形成する工程を更に備えることが好ましい。このように構成することにより、半導体基板の入射面側には、半導体基板よりも不純物濃度の高い第１導電型のアキュムレーション層が設けられているので、半導体基板に被検出光（特に短波長光）が入射することで発生する信号キャリアが表面やＡＲコートとの界面でトラップされることを抑制できる。これにより、ホトダイオードアレイの検出感度を高く維持することができる。

【００３７】

本発明に係るホトダイオードアレイの製造方法は、被検出光の入射面の反対面側に複数の第２導電型半導体層がアレイ状に配列して形成された第１導電型の第１の半導体基板を準備する工程と、反対面に第１導電型の第２の半導体基板を接合する工程と、第２の半導体基板における第２導電型半導体層に対応する領域をエッチングして第２導電型半導体層を露出させる工程と、を備えることを特徴としている。

【００３８】

本発明に係るホトダイオードアレイの製造方法では、被検出光の入射面と第２導電型半導体層すなわちホトダイオードが存在する面との距離は第１の半導体基

板の厚さによって決定される。よって、第１の半導体基板の厚さを薄くすることにより、半導体基板内部で発生するキャリアの移動距離が短くなり、キャリアの再結合が抑制されるので、ホトダイオードアレイの検出感度を高く維持することができる。また。第１の半導体基板だけでは、ホトダイオードアレイの機械的強度が充分ではないので、第２の半導体基板を接合し、必要かつ充分なエッチングを行うことで、第２導電型半導体層を露出させ、第２導電型半導体層を第２の半導体基板からなる枠部により囲むことで、ホトダイオードアレイの機械的強度を実用上充分なものとしている。また、第２導電型半導体層の厚さを従来の技術に比べて薄くすることができるので、第２導電型半導体層が第２導電型不純物の熱拡散等により容易に形成可能となり、ホトダイオードアレイを従来よりも容易に製造することができる。

【００３９】

また、第１の半導体基板の入射面側に第１の半導体基板よりも不純物濃度の高い第１導電型のアキュムレーション層を形成する工程を更に備えることが好ましい。このように構成することにより、半導体基板の入射面側には、半導体基板よりも不純物濃度の高い第１導電型のアキュムレーション層が設けられているので、半導体基板に被検出光（特に短波長光）が入射することで発生する信号キャリアが表面やARコートとの界面でトラップされるのを抑制できる。これにより、ホトダイオードアレイの検出感度を高く維持することができる。

【００４０】

また、第２の半導体基板を接合する工程において、第１の半導体基板と第２の半導体基板の結晶方位が交差するように両半導体基板を接合することが好ましい。このように構成することにより、第２の半導体基板をエッチングして第２導電型半導体層を露出させる工程において、第１の半導体基板と第２の半導体基板との接合面（結晶方位が交差する面）においてエッチングを終了することができ、この工程の制御が容易になる。

【００４１】

また、第２の半導体基板を接合する工程において、第１の半導体基板と第２の半導体基板との間にエッチングストップ層を設けることが好ましい。このように

構成することにより、第２の半導体基板をエッチングして第２導電型半導体層を露出させる工程において、第１の半導体基板と第２の半導体基板との間に存在するエッチングストップ層においてエッチングを終了することができ、この工程の制御が容易になる。

【００４２】

また、第２の半導体基板を接合する工程において、第１の半導体基板と第２の半導体基板との間に絶縁膜を設けることが好ましい。このように構成することにより、第２の半導体基板をエッチングして第２導電型半導体層を露出させる工程において、第１の半導体基板と第２の半導体基板との間に存在する絶縁膜においてエッチングを終了することができ、この工程の制御が容易になる。

【００４３】

本発明に係る放射線検出器は、本発明のホトダイオードアレイと、半導体基板の入射面側に配置され、放射線の入射により発光するシンチレータと、を備えることを特徴としている。

【００４４】

本発明に係る放射線検出器では、半導体基板の入射面側に半導体基板よりも機械的強度に優れたシンチレータが配置されているので、半導体基板を機械的に補強することが可能となる。これにより、半導体基板の反りや歪の発生を抑制できる。

【００４５】

本発明に係る放射線検出器は、本発明のホトダイオードアレイと、半導体基板の入射面側に配置され、放射線の入射により発光するシンチレータと、ホトダイオードアレイを支持する基板と、を備え、基板は、枠部に設けられた電極パッドを介して、ホトダイオードアレイと電気的に接続されていることを特徴としている。

【００４６】

本発明に係る放射線検出器では、半導体基板の入射面側にシンチレータが配置されているので、半導体基板は機械的に補強されることとなり、半導体基板の反りや歪の発生を抑制される。さらに、ホトダイオードアレイと基板とは電極パッ

ドにより電気的に接続されているので、ホトダイオードアレイからの検出信号を基板を介して外部に取り出すことが可能となる。また、電極パッドは、半導体基板において機械的強度に優れた枠部に設けられているので、ホトダイオードアレイを基板に実装する際に半導体基板が機械的ダメージを受け難い。さらに、基板と半導体基板の他方面との間の間隙を空気層とする場合、基板と半導体基板との間の断熱性が良好となり、基板から半導体基板への熱の流入を抑制することができる。

【００４７】

また、基板と半導体基板の反対面との間隙に樹脂が充填されていることが好ましい。このように構成することにより、半導体基板の反対面と基板とが樹脂を介して貼り合わされることとなるので、半導体基板の機械的強度を向上させることができ、半導体基板の反りや歪の発生を抑制できる。

【００４８】

本発明に係る半導体装置は、本発明のホトダイオードアレイと、ホトダイオードアレイを支持する基板と、を備え、基板は、枠部に設けられた電極パッドを介して、ホトダイオードアレイと電気的に接続されていることを特徴としている。

【００４９】

本発明に係る半導体装置では、ホトダイオードアレイと基板とは電極パッドにより電気的に接続されているので、ホトダイオードアレイからの検出信号を基板を介して外部に取り出すことが可能となる。また、電極パッドは、半導体基板において機械的強度に優れた枠部に設けられているので、ホトダイオードアレイを基板に実装する際に半導体基板が機械的ダメージを受け難い。さらに、基板と半導体基板の反対面との間の間隙を空気層とする場合、基板と半導体基板との間の断熱性が良好となり、基板から半導体基板への熱の流入を抑制することができる。

【００５０】

また、基板と半導体基板の反対面との間隙に樹脂が充填されていることが好ましい。このように構成することにより、半導体基板の反対面と基板とが樹脂を介して貼り合わされることとなるので、半導体基板の機械的強度を向上させること

ができ、半導体基板の反りや歪の発生を抑制できる。

【００５１】

【発明の実施の形態】

以下、本発明の実施形態について説明する。尚、以下の図面において、同一要素には同一符号を用い、重複する説明は省略する。

【００５２】

（第１実施形態）

図１は第１実施形態のホトダイオードアレイの平面図であり、図２は、図１のＩＩ－ＩＩ断面の構成を示す概略図である。尚、以下の説明において、ｎ型シリコン基板３において、ｐｎ接合が形成される側の面を表面とし、被検出光Ｌが入射する面を裏面とする。

【００５３】

図１は、ホトダイオードアレイ１を、表面（被検出光Ｌの入射面の反対面）側から見た平面図である。ｎ型シリコン基板３の表面には複数の凹部４がアレイ状に規則的に形成されており、図２によれば、それぞれの凹部４の底部４ａにはｐｎ接合部２が形成されている。このように、それぞれの凹部４においてホトダイオードが形成されることとなり、これらのホトダイオードがアレイ状に配列されてホトダイオードアレイ１を形作っている。

【００５４】

ホトダイオードアレイ１は１００～３５０μｍ程度の厚さで、不純物濃度が、1×10^{12}～1×10^{15}／cm^3程度のｎ型シリコン基板３を有している。このｎ型シリコン基板３は、裏面側にｎ型不純物を拡散したアキュムレーション層８が形成されている。このアキュムレーション層８におけるｎ型不純物濃度は1×10^{15}～1×10^{20}／cm^3の範囲内で、ｎ型シリコン基板３の不純物濃度よりも高く設定される。また、アキュムレーション層８は、ｎ型シリコン基板３の表面側に形成されたp^+型不純物拡散層５と重ならないような厚さであることが必要であり、例えば、０．１～数μｍ程度の厚さとすることができる。

【００５５】

また、ｎ型シリコン基板３の裏面には、入射する被検出光Ｌの反射を抑制する

ためのＡＲ膜９が成膜されている。このＡＲ膜９としては、SiO_2膜やSiN_x膜を単独で、又は、これらの膜を積層して用いることが可能である。

【００５６】

ｎ型シリコン基板３の表面側には複数の凹部４がアレイ状に配列して形成されている。この凹部４は、例えば、表面側において１ｍｍ×１ｍｍ程度の寸法を有し、表面側から裏面側にかけて開口寸法が次第に縮小するように形成されている。このように構成することにより、凹部４は、斜面状の側面４ｂを有することとなり、この凹部４の側面４ｂへ第2導電型半導体層５を形成したり、導電性部材を形成することが容易になる。

【００５７】

この凹部４の深さは、２μｍ以上であり、隣接する凹部４との間隔は、例えば１．５ｍｍ程度である。これら複数の凹部４の底部４ａにはp^+型不純物拡散層５が設けられており、p^+型不純物拡散層５とｎ型シリコン基板３との間の界面部分がｐｎ接合部２となっている。このp^+型不純物拡散層５における不純物の濃度は、1×10^{15}～1×10^{20}／cm^3程度である。このp^+型不純物拡散層５とｎ型シリコン基板３との間でホトダイオードが形成されている。ここで、被検出光Ｌが入射する裏面と、凹部４の底部４ａに設けられたｐｎ接合部２との間隔は、１０～１００μｍ程度である。

【００５８】

アレイ状に形成された凹部４の周囲は、凹部４の底部４ａにおけるｎ型シリコン基板３の厚みよりも大きい厚みを有する枠部６により囲まれており、枠部６には、ホトダイオード同士を分離するn^+型の分離層７が設けられている。この分離層７における不純物濃度は、1×10^{15}～1×10^{20}／cm^3程度であり、分離層７の深さは、例えば、１～数μｍとすることができる。更に分離層７の深さを深くしてアキュムレーション層８と電気的に接続すれば空乏層が均一に広がる点でPINホトダイオードの機能として優れることになる。

【００５９】

また、ｎ型シリコン基板３の表面は、絶縁膜であるSiO_2膜１０により覆われている。そして、枠部６には、ホトダイオードからの信号を外部に出力するた

めの電極パッド１３が、ｎ型シリコン基板３と電気的に絶縁して、つまり、SiO_2膜１０を介して設けられている。この電極パッド１３は、アンダーバンプメタル（以下、ＵＭＢと称する）１３ａとバンプ電極１３ｂとからなる。また、導電性部材としてのアルミ配線１２は、p^+型不純物拡散層５と電極パッド１３との間を電気的に接続する。アルミ配線１２は、ｎ型シリコン基板３の表面に設けられたSiO_2膜１０上に形成されており、p^+型不純物拡散層５と電極パッド１３の間の経路においてｎ型シリコン基板３と電気的に絶縁している。また、図示しないがｎ型シリコン基板３の電極も同様に枠部に形成されている。

【００６０】

そして、凹部４の底部４ａを被覆するSiO_2膜１０には、p^+型不純物拡散層５に至るコンタクトホール１１が形成されており、アルミ配線１２の一端部は、このコンタクトホール１１を介してp^+型不純物拡散層５と電気的に接続されている。そして、アルミ配線１２は底部４ａ及び凹部４の側面４ｂを覆うSiO_2膜１０上に延出して設けられ、その他端部は電極パッド１３と電気的に接続されている。

【００６１】

そして、電極パッド１３の設けられる領域を除いてｎ型シリコン基板３の表面には、SiO_2又はSiN_xあるいはポリイミドやアクリレート、エポキシなどからなるパッシベーション膜１４が成膜されている。

【００６２】

このように第１実施形態のホトダイオードアレイ１は、表面側に形成された凹部４の底部４ａにp^+型不純物拡散層５を設けているので、被検出光Ｌが入射するｎ型シリコン基板３の裏面とホトダイオードのｐｎ接合部２との間の距離を短くすることができる（例えば、１０～１００μｍ）。これにより、被検出光Ｌの入射により発生するキャリアの移動過程における再結合が抑制され、ホトダイオードアレイ１の検出感度を高く維持することができる。

【００６３】

また、p^+型不純物拡散層５の厚さを従来の技術に比べて薄くすることができるので、p^+型不純物拡散層５がｐ型不純物の熱拡散等により容易に形成可能と

なり、ホトダイオードアレイ１を従来よりも容易に製造することができる。

【００６４】

また、半導体基板の表面には、複数の凹部４がアレイ状に形成されており、凹部４は凹部４の底部４ａにおけるｎ型シリコン基板３の厚みよりも大きい厚みを有する枠部６となっている。この枠部６の存在により、ホトダイオードアレイ１の機械的強度を実用上充分な強度とすることができる。

【００６５】

また、アキュムレーション層８の存在により、裏面側から被検出光Ｌ（特に短波長の光）がｎ型シリコン基板３に入射した際に、裏面近傍で発生するキャリアが表面やARコートとの界面でトラップされることを抑制でき、効果的にキャリアがｐｎ接合部２方向へと送り出されるので、ホトダイオードアレイ１の検出感度を高く維持することができる。尚、アキュムレーション層８を設けなくとも、ホトダイオードアレイ１は実用上許容できる程度の検出感度を有する。

【００６６】

さらに、枠部６に分離層７を形成することにより、各凹部４に形成されたホトダイオード同士が電気的に分離され、ホトダイオード同士のクロストークが低減される。尚、分離層７を設けなくとも、ホトダイオードアレイ１は実用上許容できる程度の検出感度を有する。

【００６７】

尚、第１実施形態の第１変形例として、図３に示すように、分離層７を枠部６の頂上面６ｂの全面に渡って設けてもよい。このようにすることにより、実装時に電極パッド１３を介して機械的なストレスを受けやすい枠部６やエッチング加工の際にストレスを受けやすくなる凹部４と枠部６との境界部分（以下エッジ部と称する）でこれらストレスにより不要なキャリアが発生しやすいが、その不要なキャリアをトラップし、暗電流発生を抑制できる。

【００６８】

また、第１実施形態の第２変形例として、図４に示すように、分離層７を枠部６の頂上面６ｂの全面に渡って設け、さらに、凹部４の斜面状の側面４ｂを利用して、p^+型不純物拡散層５を、分離層７と重複しない程度に凹部４の側面４ｂ

にまで設けてもよい。このようにすることにより、実装時に電極パッド１３を介して機械的なストレスを受けやすい枠部６やエッチング加工の際にストレスを受けやすくなる枠部６のエッジ部でこれらストレスにより不要なキャリアが発生しやすいが、その不要なキャリアをトラップし、暗電流発生を抑制できる。さらに、p^+型不純物拡散層５の面積を広げることができるので、被検出光Ｌの入射により発生するキャリアを受ける面積が大きくなり、ホトダイオードの検出感度を高めることができる。

【００６９】

続いて、図２、図５～図９を参照して第１実施形態のホトダイオードアレイ１の製造方法について説明する。

【００７０】

まず、不純物濃度が、1×10^{12}～1×10^{15}／cm^3程度で、厚さが１０～２００μｍ程度の第１のｎ型シリコン基板３ａを準備する。そして、被検出光Ｌが入射する面の反対面に、ボロン等のｐ型不純物を拡散させることにより、p^+型不純物拡散層５をアレイ状に形成する。これにより、被検出光Ｌが入射する面の反対面側には、複数のアレイ状に配列したｐｎ接合部２、すなわちホトダイオードとなる領域が形成される。

【００７１】

このように、本実施形態の製造方法によれば、また、p^+型不純物拡散層５の厚さを従来の技術に比べて薄くすることができるので、p^+型不純物拡散層５をｐ型不純物の熱拡散等により形成することが可能となり、ホトダイオードアレイ１を従来よりも容易に製造することができる。

【００７２】

続いて、第１のｎ型シリコン基板３ａと同じ不純物濃度を有し、厚さが２～５００μｍ程度の第２のｎ型シリコン基板３ｂを準備し、第１のｎ型シリコン基板３ａのp^+型不純物拡散層５が形成された面に第２のｎ型シリコン基板３ｂを接合する（図５参照）。これにより、第１のｎ型シリコン基板３ａと第２のｎ型シリコン基板３ｂとからなるｎ型シリコン基板３が得られる（図６参照）。尚、ｎ型シリコン基板３ｂは接合後に研削や研磨により所定の厚みにすることも可能で

ある。

【００７３】

続いて、第２のｎ型シリコン基板３ｂにおいて、p^+型不純物拡散層５に対応する領域をエッチングすることにより、p^+型不純物拡散層５を露出させ、凹部４を形成する工程を行う。すなわち、第２のｎ型シリコン基板３ｂの表面（被検出光Ｌが入射する面の反対面）に、プラズマＣＶＤやＬＰ－ＣＶＤ等によりエッチングマスク（SiN_x膜）を形成し、p^+型不純物拡散層５の存在する領域に対応するSiN_x膜をエッチングにより除去する。そして、水酸化カリウムやＴＭＡＨ等を用いたアルカリエッチングにより第２のｎ型シリコン基板３ｂに異方性エッチングを施し、p^+型不純物拡散層５を露出させ、エッチングマスク（SiN_x膜）を除去する（図７参照）。これにより、ｎ型シリコン基板３には、表面側から裏面側にかけて開口寸法が次第に縮小する凹部４がアレイ状に形成される。各凹部４の底部４ａにはp^+型不純物拡散層５が露出し、各凹部４の間は枠部６により画成される。

【００７４】

続いて、リン等のｎ型不純物をイオン注入等で枠部６の頂上面６ｂの所定個所に導入することにより、各ホトダイオード間を電気的に分離する分離層７を形成する。続いて、薄い熱酸化膜を形成した後に被検出光Ｌが入射する面（裏面）の全面に、砒素等のｎ型不純物を0.1～数μｍ程度の深さまで拡散させることにより、アキュムレーション層８を形成する。その後、熱酸化やCVDにより表面の保護膜となるSiO_2膜１０を成膜する。また、同時にｎ型シリコン基板３の裏面に、SiO_2膜からなるＡＲ膜９を形成する。（図８参照）。

【００７５】

続いて、凹部４の底部４ａに存在するSiO_2膜１０の一部を除去することで、コンタクトホール１１を形成する。続いて、表面側に設けられたSiO_2膜１０上にアルミ配線１２を形成する工程を行う。アルミ配線１２は、一端部がコンタクトホール１１を介してp^+型不純物拡散層５と接し、凹部４の底部４ａ及び凹部４の側面４ｂを経て、その他端部は、枠部６の頂上面６ｂに至るようにパターニングされる（図９参照）。ここで、導電性部材はアルミ配線１２に限定され

ず、導電性材料からなる配線であればよく、例えば銅配線、金配線等を用いることができる。

【００７６】

続いて、ｎ型シリコン基板３の表面にパッシベーション膜１４を形成する工程を行う。ここで、パッシベーション膜１４としては、プラズマＣＶＤで形成されたＳｉN_x膜やＳｉO_2膜、あるいは、ポリイミドやアクリル、エポキシ、ウレタンやこれらを含む複合材料を用いることができる。

【００７７】

続いて、枠部６の電極パッド１３が形成される領域のパッシベーション膜１４を除去し、電極パッド１３をアルミ配線１２と接続する。すなわち、枠部６の頂上面６ｂに形成されたアルミ配線１２上にＵＭＢ１３ａを形成し、このＵＭＢ１３ａ上にバンプ電極１３ｂを形成する（図２参照）。このような工程を経て、第１実施形態のホトダイオードアレイ１が得られる。

【００７８】

なお、ＵＭＢ１３ａは、アルミ配線１２とバンプ電極１３ｂとの接合性を改善するために設けられているものである。つまり、バンプ電極１３ｂとしてはんだを用いる場合、アルミ配線１２に対するはんだの接合性が悪いために、ＵＭＢ１３ａを介してアルミ配線１２とバンプ電極１３ｂとを接合する。ＵＭＢ１３ａは無電解メッキ法でＮｉ－Ａｕを形成するが、リフトオフ法でＴｉ－Ｐｔ－ＡｕやＣｒ－Ａｕを形成することでも得られる。

【００７９】

また、バンプ電極１３ｂは、はんだボール搭載法や印刷法によりＵＭＢ１３ａ部分にはんだを形成しリフロすることにより得られる。バンプ電極１３ｂとしては、はんだに限らず、金バンプ、ニッケルバンプ、銅バンプ、導電性樹脂バンプ等の金属を含む導電性バンプでも良い。

【００８０】

上述したホトダイオードアレイ１の製造方法の第１の変形例として、第１のｎ型シリコン基板３ａと第２のｎ型シリコン基板３ｂの結晶方位が交差するように両半導体基板３ａ，３ｂを貼り合わせても良い。例えば、結晶面（１１１）の第

１のｎ型シリコン基板３ａを準備し、結晶面（１００）又は（１１０）の第２のｎ型シリコン基板３ｂを第１のｎ型シリコン基板３ａに貼り合わせたとする。このようにすることにより、第２のｎ型シリコン基板３ｂをアルカリエッチングする際に、（１１１）面は、（１００）面や（１１０）面に比べて、エッチング速度が非常に遅いために、第１のｎ型シリコン基板３ａに形成されたｐ$^{+}$型不純物拡散層５が露出した段階でエッチングを容易に停止することができる。

【００８１】

第１の変形例によれば、表面から所定の深さの位置において、表面側と裏面側とでｎ型シリコン基板３の結晶方位が交差しており、凹部４は、表面側からｎ型シリコン基板３をエッチングし、その後、同様の工程を行うことによりホトダイオードアレイ１を得ることができる。

【００８２】

上述したホトダイオードアレイ１の製造方法の第２の変形例として、第１のｎ型シリコン基板３ａと第２のｎ型シリコン基板３ｂとの間にSiO_2等の絶縁層（エッチングストップ層）を設けても良い。例えば、第１のｎ型シリコン基板３ａに、接合面にSiO_2膜が形成された第２のｎ型シリコン基板３ｂを接合したとする。このようにすることにより、第２のｎ型シリコン基板３ｂをアルカリエッチングする際に、SiO_2膜はアルカリエッチングされないために、エッチングをSiO_2膜で容易に停止することができる。

【００８３】

第２の変形例によれば、表面から所定の深さの位置において、SiO_2膜（エッチングストップ層）を有しており、凹部４は、表面側からｎ型シリコン基板３をエッチングすることにより形成、底部４ａのSiO_2膜を除去した後、同様の工程を行うことによりホトダイオードアレイ１を得ることができる。

【００８４】

（第２実施形態）

図１０は、第２実施形態のホトダイオードアレイ２０の断面構成を示す概略図である。第２実施形態のホトダイオードアレイ２０と第１実施形態のホトダイオードアレイ１との相違点を説明する。第２実施形態のホトダイオードアレイ２０

は凹部４の斜面状の側面４ｂを利用して、p^+型不純物拡散層５が、凹部４の底部４ａから凹部４の側面４ｂを経て枠部６のエッジ部６ａにまで延出して設けられている点が第１実施形態と異なっている。つまり、ホトダイオードアレイ２０では、p^+型不純物拡散層５は枠部６の頂上面６ｂの一部にまで形成されている。

【００８５】

ホトダイオードアレイ２０においては、表面はSiO_2膜１０により覆われている。枠部６のエッジ部６ａにまで延出した部分のp^+型不純物拡散層５を覆うSiO_2膜１０には、このp^+型不純物拡散層５に至るコンタクトホール１１が設けられている。そして、ホトダイオードからの信号を外部に出力するための導電性部材としてのアルミ配線１２が、枠部６に設けられて、コンタクトホール１１を介してp^+型不純物拡散層５と電気的に接続されている。このアルミ配線１２は、枠部６に設けられた電極パッド１３とp^+型不純物拡散層５との間に介在されている。

【００８６】

このように第２実施形態のホトダイオードアレイ２０は、表面側に形成された凹部４の底部４ａを含む領域にp^+型不純物拡散層５を設けているので、被検出光Ｌが入射するｎ型シリコン基板３の裏面とホトダイオードのｐｎ接合部２との間の距離を短くすることができる。これにより、被検出光Ｌの入射により発生するキャリアの移動過程における再結合が抑制され、ホトダイオードアレイ２０の検出感度を高く維持することができる。

【００８７】

また、p^+型不純物拡散層５の厚さを従来の技術に比べて薄くすることができるので、p^+型不純物拡散層５をｐ型不純物の熱拡散等により形成することが可能となり、ホトダイオードアレイ２０を従来よりも容易に製造することができる。

【００８８】

また、ｎ型シリコン基板３の表面には、複数の凹部４がアレイ状に形成されており、凹部４は凹部４の底部４ａにおけるｎ型シリコン基板３の厚みよりも大き

い厚みを有する枠部６となっている。この枠部６の存在により、ホトダイオードアレイ２０の機械的強度を実用上充分な強度とすることができる。

【００８９】

また、アキュムレーション層８の存在により、裏面側から被検出光Ｌ（特に短波長の光）がｎ型シリコン基板３に入射した際に、裏面近傍で発生するキャリアが表面やARコートとの界面でトラップされるのを抑制でき、効果的にキャリアがｐｎ接合部２方向へと送り出されるので、ホトダイオードアレイ２０の検出感度を高く維持することができる。尚、アキュムレーション層８を設けなくとも、ホトダイオードアレイ１は実用上許容できる程度の検出感度を有する。

【００９０】

また、枠部６に分離層７を形成することにより、各凹部４に形成されたホトダイオード同士が電気的に分離され、ホトダイオード同士のクロストークが低減される。尚、分離層７を設けなくとも、ホトダイオードアレイ１は実用上許容できる程度の検出感度を有する。

【００９１】

また、p^+型不純物拡散層５が枠部６のエッジ部６ａにまで延出して、頂上面６ｂ上に形成されているので、コンタクトホール１１を枠部６の頂上面６ｂに設けることができる。その結果、p^+型不純物拡散層５と電極パッド１３とを電気的に接続するアルミ配線１２を凹部４の底部４ａや側壁４ｂに形成する必要が無くなり、枠部６上にのみ形成すれば良いので、アルミ配線１２の形成プロセスが容易になる。

【００９２】

さらに、ホトダイオードアレイ２０においては、機械的強度が低い枠部６のエッジ部６ａにp^+型不純物拡散層５が延出して形成されている。これにより、実装時に電極パッド１３を介して機械的なストレスを受けやすい枠部６やエッチング加工の際にストレスを受けやすくなる枠部６のエッジ部でこれらストレスにより不要なキャリアが発生しやすいが、その不要なキャリアをトラップし、暗電流発生を抑制できる。

【００９３】

また、第２実施形態の変形例として、第１実施形態のように、結晶方位が交差する２枚の半導体基板を接合する、あるいは、エッチングストップ層を介して２枚の半導体基板を接合する、あるいは、絶縁膜を介して２枚の半導体基板を接合することにより、エッチング深さの制御を容易にすることができる。但し、第１実施形態では、あらかじめPN接合部２を形成した半導体基板を接合するのに対し、この変形例では両半導体基板を接合した後にエッチングにより凹部４を形成し、その後、p^+型不純物拡散層５を形成する工程となる点で第１実施形態とは異なる。

【００９４】

続いて、図１０、図１１～図１８を参照して第２実施形態のホトダイオードアレイ２０の製造方法について説明する。

【００９５】

まず、不純物濃度が、１×１０^{12}～１×１０^{15}／$ｃｍ^3$程度で、厚さが３００～６００μｍ程度のｎ型シリコン基板３を準備する（図１１参照）。そして、ｎ型シリコン基板３の表面と裏面とに熱酸化等により$ＳｉＯ_2$膜２１ａ，２１ｂを形成する（図１２参照）。続いて、ｎ型シリコン基板３の表面側にホトダイオード同士を分離する分離層７を、裏面側にｎ型シリコン基板３の結晶欠陥を取り込むためのゲッタリング層２２をそれぞれ形成する。

【００９６】

すなわち、ｎ型シリコン基板３の表面側においては、分離層７に対応する部分の$ＳｉＯ_2$膜２１ａにホトエッチングプロセスにより開口を形成する。同様に、ｎ型シリコン基板３の裏面側においては、$ＳｉＯ_2$膜２１ｂを除去する。そして、ｎ型シリコン基板３にリンを熱拡散させた後に熱酸化することで、不純物濃度が１×１０^{15}～１×１０^{20}／$ｃｍ^3$程度の分離層７とゲッタリング層２２とを形成する。（図１３参照）。尚、ゲッタリング層２２を形成する代わりに、あらかじめｎ型不純物濃度が１×１０^{15}～１×１０^{20}／$ｃｍ^3$程度に拡散されている拡散ウエハを用いても良い。

【００９７】

続いて、ｎ型シリコン基板３の表面側に、ボロン等のｐ型不純物を拡散させた

p^+型不純物拡散層２４を形成する。このp^+型不純物拡散層２４は分離層７と所定の間隔を空けて隣接して形成される。このp^+型不純物拡散層２４は、後に行われる凹部４を形成する工程（図１６参照）でエッチングされ、凹部４の側面４ｂから枠部６のエッジ部６ａを含む領域にかけて存在するp^+型不純物拡散層５となる。

【００９８】

具体的に製造プロセスを記すと、ｎ型シリコン基板３の表面側において、SiO_2膜２３ａにホトエッチングプロセスにより開口を形成し、この開口を介してボロン等のｐ型不純物を拡散させた後に熱酸化することにより不純物濃度が1×10^{15}～$1\times10^{20}/cm^3$程度のp^+型不純物拡散層２４を形成する（図１４参照）。

【００９９】

続いて、ｎ型シリコン基板３より裏面を研磨することでゲッタリング層２２を除去する。さらに、ｎ型シリコン基板３の表面及び裏面にＬＰ－ＣＶＤ法によりSiN_x膜２６ａ，２６ｂを成膜する。そして、後の工程で凹部４となる予定領域のSiN_x膜２６ａとSiO_2膜２５ａとをエッチングプロセスにより除去する（図１５参照）。

【０１００】

続いて、前の工程において、SiN_x膜２６ａとSiO_2膜２５ａとが除去された領域を水酸化カリウム水溶液等を用いたアルカリエッチング法により異方性エッチングを行うことで、凹部４及び枠部６を形成する。ここで、異方性エッチングは、少なくとも２μｍ以上実施する。これにより、ｎ型シリコン基板３の表面に、表面側から裏面側にかけて開口寸法が次第に縮小する凹部４が形成される。

【０１０１】

そして、異方性エッチングにより露出した凹部４の底部４ａ及び側面４ｂにボロン等のｐ型不純物を拡散させた後に熱酸化を行う。これにより、枠部６のエッジ部６ａから凹部４の側面４ｂを経て凹部４の底部４ａにかけて、p^+型不純物拡散層５が形成されることとなる。つまり、この工程によりホトダイオードとなる領域が形成される（図１６参照）。このように、p^+型不純物拡散層５は、底

部４ａから凹部４と枠部６のとのエッジ部６ａにまで延出して設けられるので、実装時に機械的なストレスを受けやすい枠部６やエッチング加工の際にストレスを受けやすくなる枠部６のエッジ部でこれらストレスにより不要なキャリアが発生しやすいが、その不要なキャリアをトラップし、暗電流発生を抑制できる。

【０１０２】

また、p^+型不純物拡散層５の厚さを従来の技術に比べて薄くすることができるので、p^+型不純物拡散層５をｐ型不純物の熱拡散等により形成することが可能となり、ホトダイオードアレイ２０を従来よりも容易に製造することができる。

【０１０３】

続いて、エッチングマスクとして用いられていたSiN_x膜２６ａ，２６ｂを除去し、ｎ型シリコン基板３の裏面側にバッファ酸化膜を形成した後に砒素をイオン注入し熱酸化を行い、アキュムレーション層８を形成する。ここで、アキュムレーション層８は、ｎ型シリコン基板３の表面側に設けられたp^+型不純物拡散層５と重複しない厚さとする。さらに、熱酸化によりｎ型シリコン基板３の裏面側に形成されたSiO_2膜を一度除去した後に、再び裏面を熱酸化することによりＡＲ膜９を形成する（図１７参照）。

【０１０４】

続いて、枠部６の頂上面６ｂに存在するSiO_2膜２７ａに、p^+型不純物拡散層５に至るコンタクトホール１１を形成し、枠部６上にアルミ配線１２をパターニングする（図１８参照）。このように、本実施形態の製造方法によれば、p^+型不純物拡散層５が枠部の頂上面６ｂにまで延出して設られるので、コンタクトホール１１を枠部６に形成することができる。よって、コンタクトホール１１やアルミ配線１２を枠部６のみにパターニングすることができるので、凹部４の底部４ａや側面４ｂへのホトエッチングプロセスが不要となり、プロセスが非常に容易になる。また、薄く機械的強度が低い凹部４へのパターニングが不要となりストレスが減少する。

【０１０５】

続いて、ｎ型シリコン基板３表面側にＵＭＢ１３ａが形成される領域を除いて

パッシベーション膜１４を成膜する。そして、枠部６に設けられたアルミ配線１２上にＵＭＢ１３ａを形成し、ＵＭＢ１３ａ上にバンプ電極１３ｂを形成することで第２実施形態のホトダイオードアレイ２０を得る（図１０参照）。

【０１０６】

上述したホトダイオードアレイ２０の製造方法の変形例として、シリコン基板として、第１実施形態で示したようなシリコンの接合（貼り合わせ）基板を用いることができる。基本的には第１実施形態と同様にエッチングの深さの制御を容易にすることが可能となるが、第１実施形態では、あらかじめPN接合部２を形成した半導体基板を接合するのに対し、この変形例では両基板を接合した後にエッチングにより凹部４を形成し、その後、p^+型不純物拡散層５を形成する工程を行う点で第１実施形態とは異なる。このシリコンの接合基板には、例えばSOI（Silicon on insulator）ウエハやSOS（Silicon on silicon）ウエハや結晶方位が交差したシリコンウエハの貼り合せ、シリコンエピウエハとシリコンウエハの貼り合せなどを用いることができる。

【０１０７】

（第３実施形態）

図１９は、第３実施形態の半導体装置３０の断面の構成を示す概略図である。半導体装置３０は、第２実施形態のホトダイオードアレイ２０を実装配線基板Ｋに電気的に接続したものである。すなわち、半導体装置３０においては、実装配線基板Ｋは、ｎ型シリコン基板３の表面に存在する枠部６に設けられたバンプ電極１３ｂを介して、ホトダイオードアレイ２０と接続されている。

【０１０８】

また、第３実施形態の半導体装置３０においては、ｎ型シリコン基板３の表面と実装配線基板Ｋとの間の間隙Ｓは、空気層となっている。

【０１０９】

バンプ電極１３ｂと実装配線基板Ｋの配線基板側電極パッド３１との接続は、フリップチップボンディングであり、この際に用いられるバンプ電極１３ｂとしては、はんだバンプ、金バンプ、ニッケルバンプ、銅バンプ、導電性樹脂バンプなどの金属を含む導電性バンプを採用することができる。

【０１１０】

本実施形態の半導体装置３０では、ｎ型シリコン基板３において機械的強度に優れた枠部６（肉厚の部分）に設けられたバンプ電極１３ｂにより実装配線基板Ｋとの接続が行われるので、実装工程において、ｎ型シリコン基板３が機械的ダメージを受け難い。これにより、機械的ダメージに由来する不要なキャリアの発生が抑えられ、暗電流の発生が抑制される。

【０１１１】

また、間隙Ｓを空気層としているので、実装配線基板Ｋとｎ型シリコン基板３との断熱性を高めることができる。半導体装置３０においては、実装配線基板Ｋのｎ型シリコン基板３と接続していない側の面に信号処理回路５１等を設けることがあり（図２４参照）、信号処理回路５１から発する熱は実装配線基板Ｋを介してｎ型シリコン基板３のｐ$^{+}$型不純物拡散層５（ホトダイオード）に達し、ホトダイオードのＳ／Ｎ比を悪化させる恐れがある。本実施形態のように、間隙Ｓを空気層とすれば、実装配線基板Ｋからｐ$^{+}$型不純物拡散層５（ホトダイオード）への熱の流入を最小限に抑えることができるので、ホトダイオードのＳ／Ｎ比が向上し、暗電流の発生を抑制することが可能となる。

【０１１２】

第３実施形態の半導体装置３０の第１変形例として、図２０に示したように実装配線基板Ｋとｎ型シリコン基板３との間隙Ｓに、エポキシ、シリコーン、ウレタン、アクリル、それらを含む複合素材等からなるアンダーフィル樹脂３２を充填しても良い。このようにすることにより、ｎ型シリコン基板３はより機械的強度に優れた実装配線基板Ｋに貼り合わされることとなるので、ｎ型シリコン基板３が機械的に補強され、ｎ型シリコン基板３の反りや歪の発生を抑制することができる。尚、フリップチップボンディング後に樹脂を充填する代わりに、異方性導電性フィルム（ＡＣＦ）、異方性導電性ペースト方式（ＡＣＰ）、非導電性ペースト（ＮＣＰ）方式による実装形態であってもよい。

【０１１３】

また、第３実施形態の半導体装置３０の第２変形例として図２１に示したように、ｎ型シリコン基板３と実装配線基板Ｋとの接続部（バンプ電極１３ｂと配線

基板側電極パッド３１との接続部）のみをアンダーフィル樹脂３２で覆い、間隙Ｓを空気層としても良い。このようにすることにより、ｎ型シリコン基板３と実装配線基板Ｋとの接続部がアンダーフィル樹脂３２で補強されることとなるので、この接続部の強度を向上させることができる。また、間隙Ｓは空気層となっているので、実装配線基板Ｋからp^+型不純物拡散層５（ホトダイオード）への熱の流入を最小限に抑えることができる。アンダーフィル樹脂３１は異方性導電性フィルム（ＡＣＦ）、異方性導電性ペースト方式（ＡＣＰ）、非導電性ペースト（ＮＣＰ）方式による実装などで実現できる。

【０１１４】

（第４実施形態）

図２２は、第４実施形態の放射線検出器４０の断面の構成を示す概略図である。放射線検出器４０は、第２実施形態のホトダイオードアレイ２０の裏面側に、放射線の入射により発光するシンチレータ４１を接合させたものである。

【０１１５】

例えば、シンチレータ４１をｎ型シリコン基板３の裏面にシンチレータ４１と略等しい屈折率を有するカップリング樹脂４２によりシンチレータ４１を接合することにより、第４実施形態の放射線検出器４０が得られる。

【０１１６】

シンチレータ４１は、一般的にｎ型シリコン基板３よりも厚いために機械的強度に優れており、ｎ型シリコン基板３をシンチレータ４１と接合することにより、ｎ型シリコン基板３を機械的に補強し、ｎ型シリコン基板の反りや歪を抑制することができる。また、シンチレータ４１を貼り合わせる場合、ｎ型シリコン基板３の裏面は平面であるので、カップリング樹脂４２を容易に塗布することが可能であり、シンチレータ４１を貼り合わせる際に、貼り合わせ面に気泡等が混入する可能性を小さくすることができる。尚、シンチレータ４１をｎ型シリコン基板３の裏面に成長させることによっても本実施形態の放射線検出器が得られる。

【０１１７】

（第５実施形態）

図２３は、第５実施形態の放射線検出器５０の断面構成を示す概略図である。

放射線検出器５０は、第２実施形態のホトダイオードアレイ２０の裏面側に放射線の入射により発光するシンチレータ４１を接合させ、さらに、ホトダイオードアレイを支持する実装配線基板Ｋを備え、実装配線基板Ｋは、ｎ型シリコン基板３の表面に存在する枠部６に設けられたバンプ電極１３ｂを介して、ホトダイオードアレイ２０と接続されている。

【０１１８】

本実施形態の放射線検出器５０は、Ｘ線等の被検出光Ｌが入射すると、シンチレータ４１が発光する。発光した光は、裏面側からｎ型シリコン基板３に入射し、ｎ型シリコン基板３中でキャリアを発生させる。発生したキャリアは、p^+型不純物拡散層５とｎ型シリコン基板３との間で形成されるホトダイオードにより検出される。検出された信号は、枠部６に設けられたバンプ電極１３ｂを介して実装配線基板Ｋに出力される。

【０１１９】

放射線検出器５０は、ｎ型シリコン基板３の裏面にシンチレータ４１が接合されているので、機械的強度に優れている。さらに、実装配線基板Ｋとｎ型シリコン基板３との間隙Ｓには、空気層が設けられているので、実装配線基板Ｋからp^+型不純物拡散層５（ホトダイオード）への熱の流入を最小限に抑えることができる。

尚、第３実施形態で示したように、間隙Ｓにアンダーフィル樹脂３２を充填したり（図２０参照）、バンプ電極１３ｂと実装配線基板Ｋとの接合部をアンダーフィル樹脂で覆っても良い（図２１参照）。このようにすることにより、ホトダイオードアレイ２０の機械的強度を向上させることができる。

【０１２０】

（第６実施形態）

図２４は第６実施形態の放射線検出器６０の断面構成を示す概略図である。放射線検出器６０は、信号処理回路５１と信号取り出し部５２とが備えられている点が第５実施形態の放射線検出器５０と異なっている。

【０１２１】

信号処理回路５１は、実装配線基板Ｋのｎ型シリコン基板３と接続していない

側の面に設けられており、実装配線基板Ｋとフリップチップ接続又はワイヤ接続されている。また、信号取り出し部５２は、ピンタイプ、リードフレーム、フレキシブル配線基板等であってもよい。

【０１２２】

放射線検出器６０は、ｎ型シリコン基板３の裏面にシンチレータ４１が貼り付けられているので、機械的強度に優れている。さらに、実装配線基板Ｋとｎ型シリコン基板３との間隙Ｓには、空気層が設けられているので、信号処理回路５１で発生する熱の実装配線基板Ｋを介してのｐ$^{+}$型不純物拡散層５（ホトダイオード）への流入を最小限に抑えることができる。

【０１２３】

【発明の効果】

本発明によれば、高い検出感度を維持しつつ、容易に製造することが可能なホトダイオードアレイ、その製造方法、半導体装置及び放射線検出器が得られる。

【図面の簡単な説明】

【図１】

第１実施形態のホトダイオードアレイの平面図である。

【図２】

図１のＩＩ－ＩＩ断面の構成を示す概略図である。

【図３】

第１実施形態の第１変形例の断面の構成を示す概略図である。

【図４】

第１実施形態の第２変形例の断面の構成を示す概略図である。

【図５】

第１実施形態のホトダイオードアレイの製造方法を示す工程図である。

【図６】

第１実施形態のホトダイオードアレイの製造方法を示す工程図である。

【図７】

第１実施形態のホトダイオードアレイの製造方法を示す工程図である。

【図８】

第１実施形態のホトダイオードアレイの製造方法を示す工程図である。

【図９】

第１実施形態のホトダイオードアレイの製造方法を示す工程図である。

【図１０】

第２実施形態のホトダイオードアレイの断面構成を示す概略図である。

【図１１】

第２実施形態のホトダイオードアレイの製造方法を示す工程図である。

【図１２】

第２実施形態のホトダイオードアレイの製造方法を示す工程図である。

【図１３】

第２実施形態のホトダイオードアレイの製造方法を示す工程図である。

【図１４】

第２実施形態のホトダイオードアレイの製造方法を示す工程図である。

【図１５】

第２実施形態のホトダイオードアレイの製造方法を示す工程図である。

【図１６】

第２実施形態のホトダイオードアレイの製造方法を示す工程図である。

【図１７】

第２実施形態のホトダイオードアレイの製造方法を示す工程図である。

【図１８】

第２実施形態のホトダイオードアレイの製造方法を示す工程図である。

【図１９】

第３実施形態の半導体装置の断面の構成を示す概略図である。

【図２０】

第３実施形態の半導体装置の第１変形例の断面の構成を示す概略図である。

【図２１】

第３実施形態の半導体装置の第２変形例の断面の構成を示す概略図である。

【図２２】

第４実施形態の放射線検出器の断面の構成を示す概略図である。

【図２３】

第５実施形態の放射線検出器の断面構成を示す概略図である。

【図２４】

第６実施形態の放射線検出器の断面構成を示す概略図である。

【図２５】

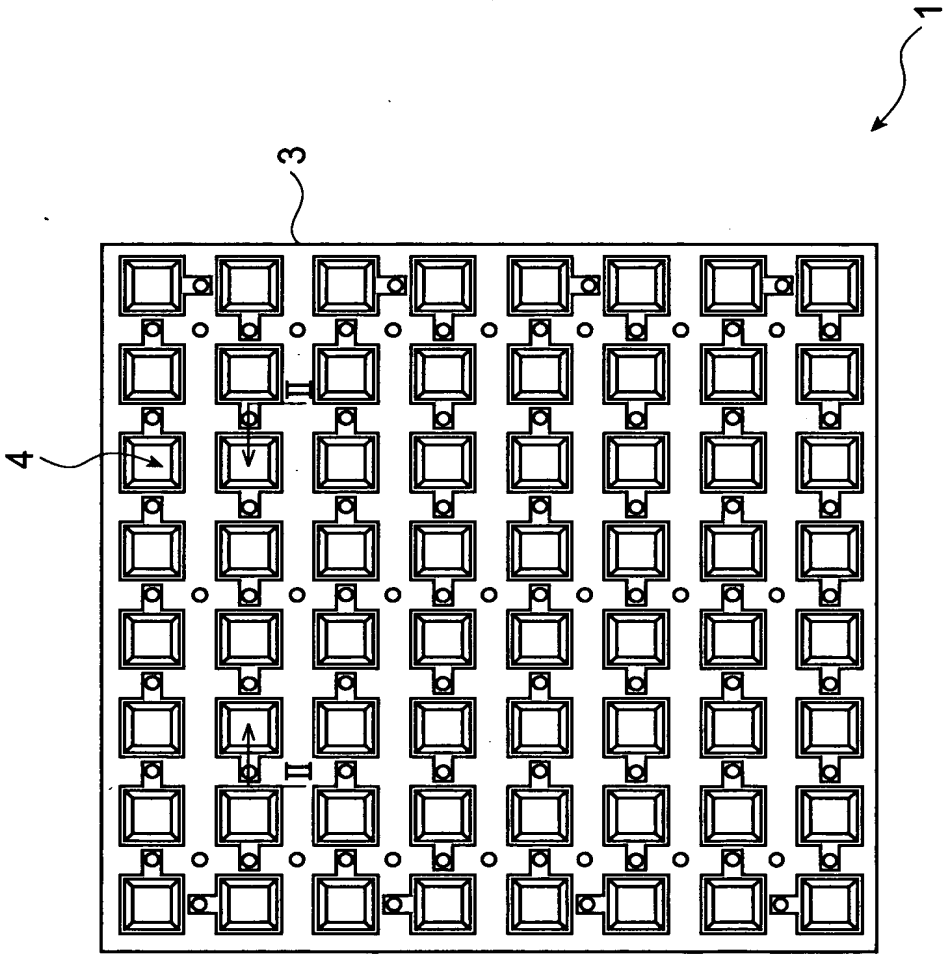
従来のホトダイオードアレイの断面構成を示す概略図である。

【符号の説明】

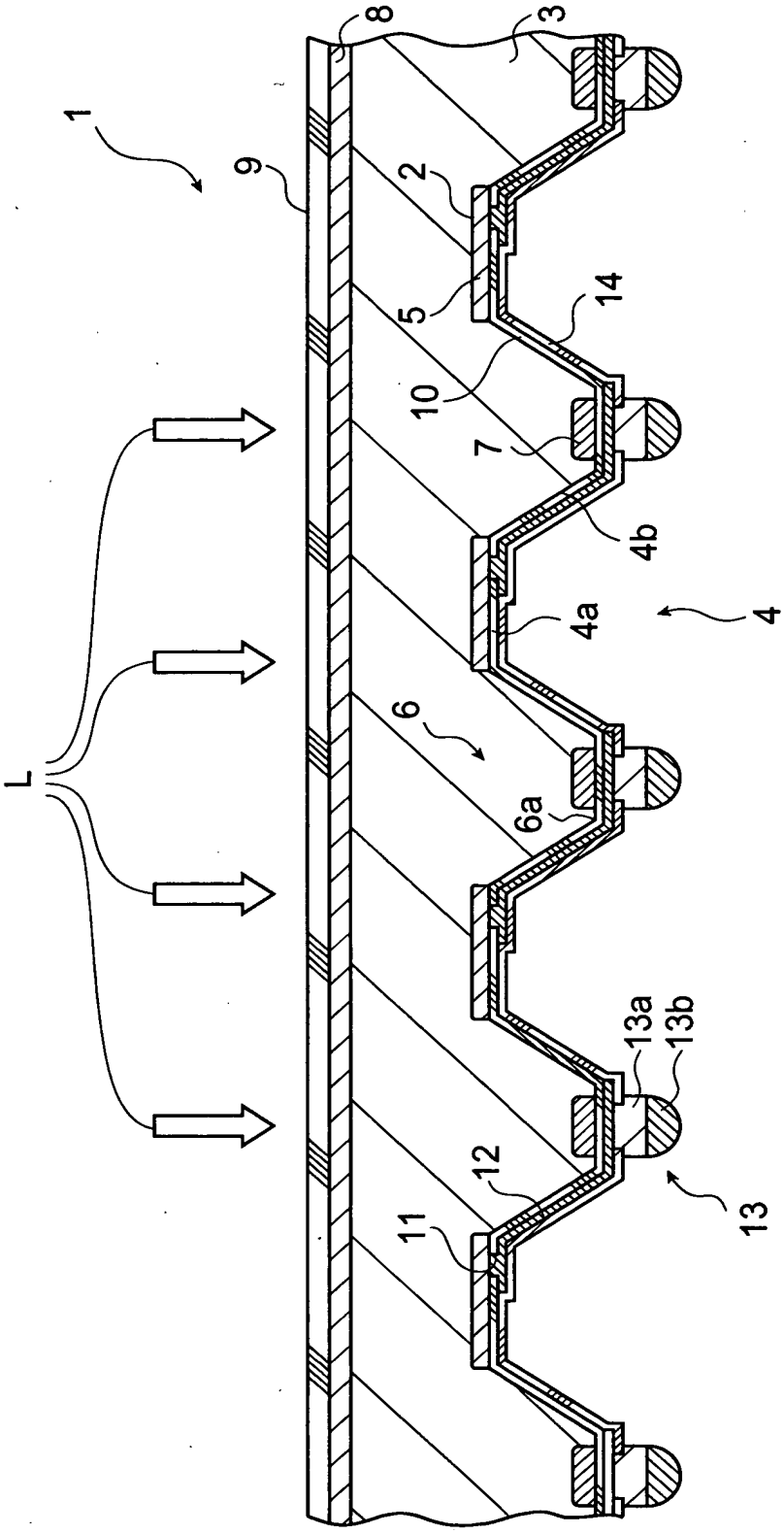
１、２０、・・・ホトダイオードアレイ、２・・・ｐｎ接合部、３・・・ｎ型シリコン基板、３ａ・・・第１のｎ型シリコン基板、３ｂ・・・第２のｎ型シリコン基板、４・・・凹部、４ａ・・・底部、４ｂ・・・側面、５・・・p^+型不純物拡散層、６・・・枠部、６ａ・・・エッジ部、７・・・分離層、８・・・アキュムレーション層、９・・・ＡＲ膜、１０・・・SiO_2膜、１１・・・コンタクトホール、１２・・・アルミ配線、１３・・・電極パッド、１３ａ・・・ＵＭＢ、１３ｂ・・・バンプ電極、１４・・・パッシベーション膜、３０・・・半導体装置、４０、５０・・・放射線検出器。

【書類名】　　図面

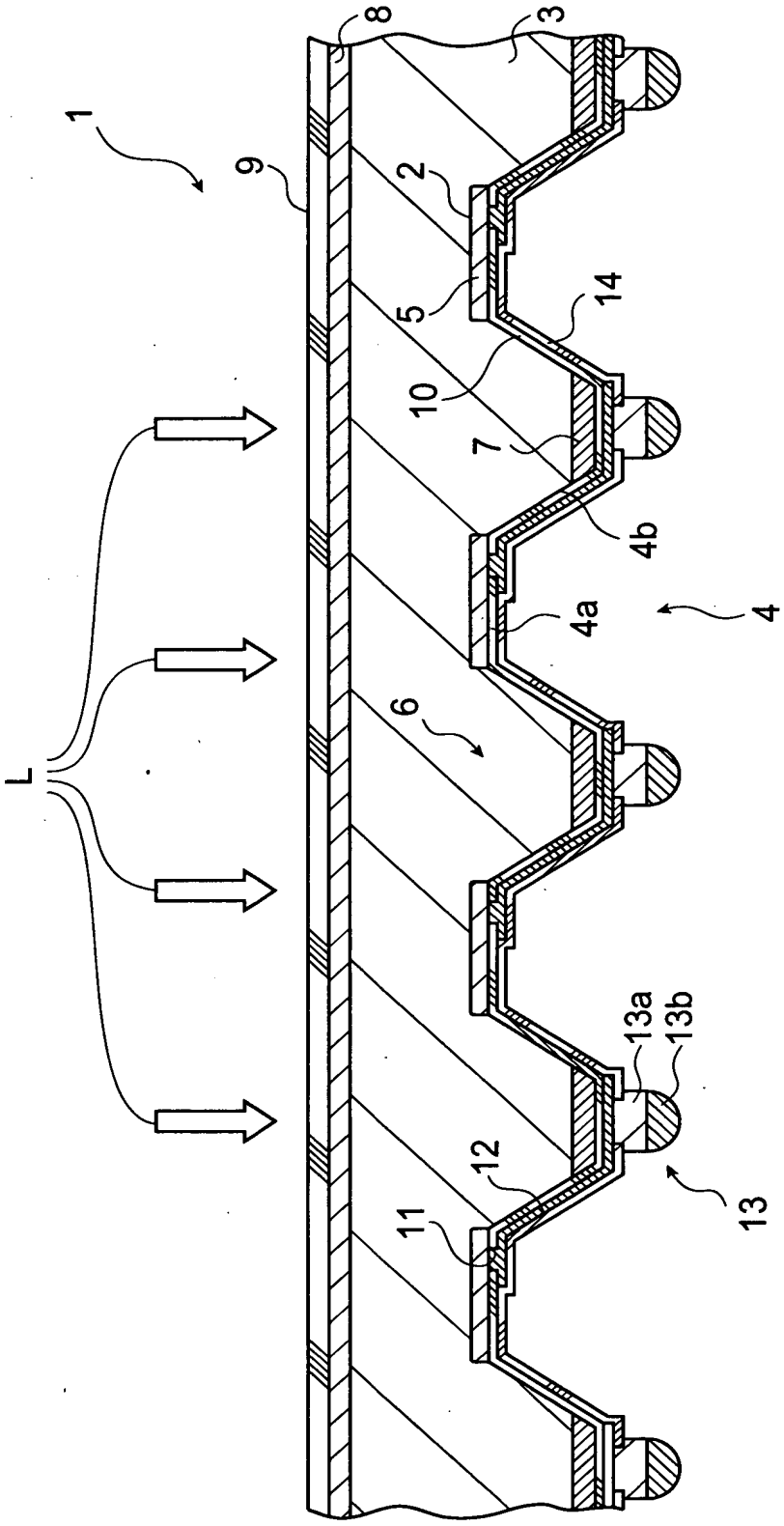
【図１】



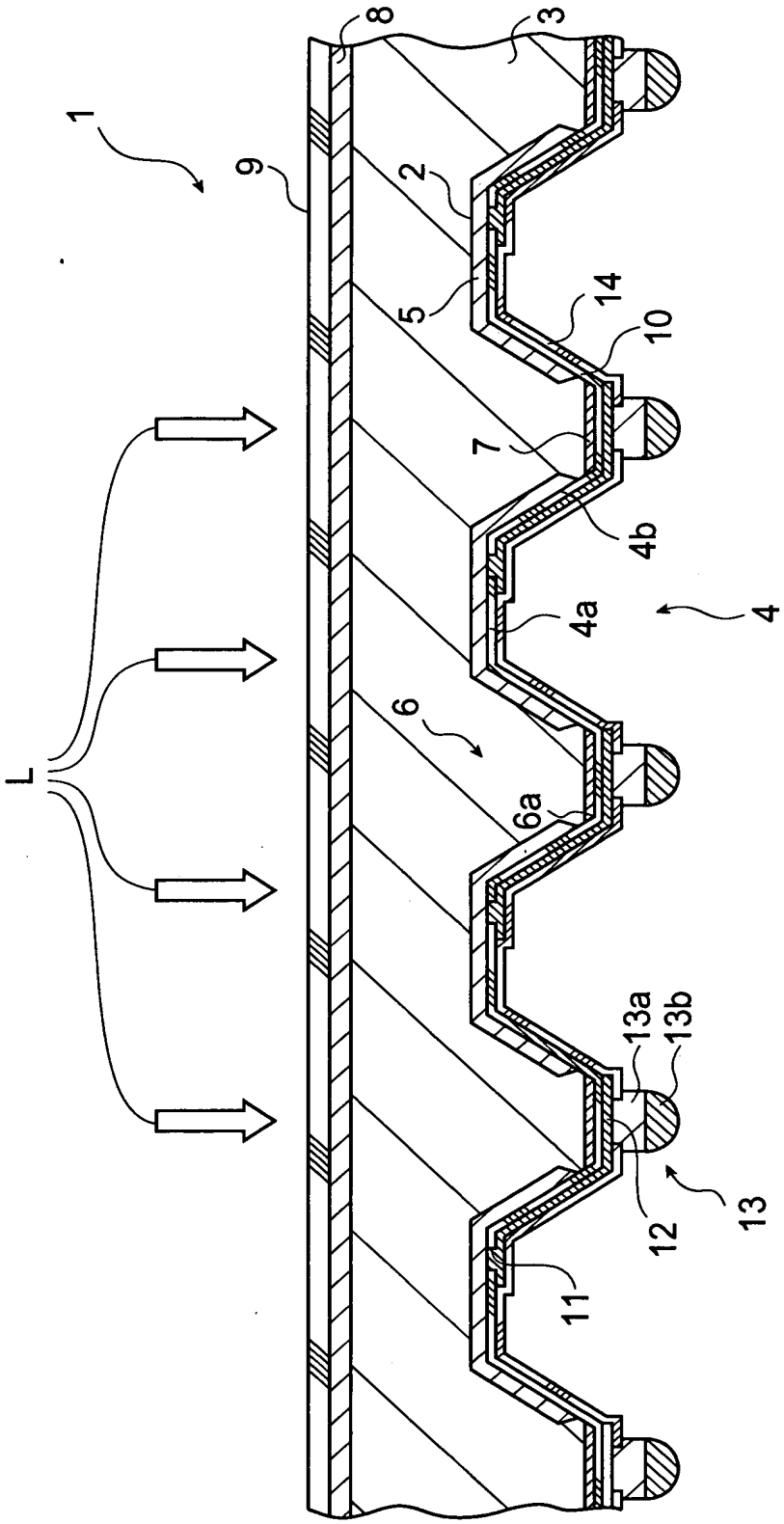
【図２】



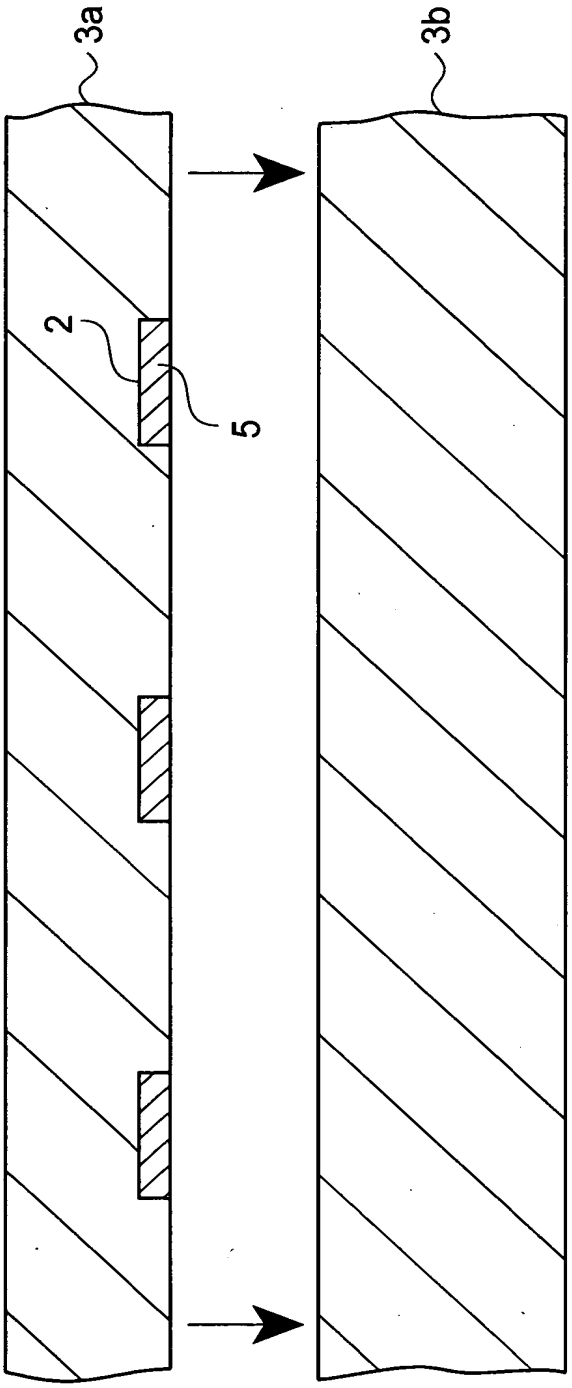
【図３】



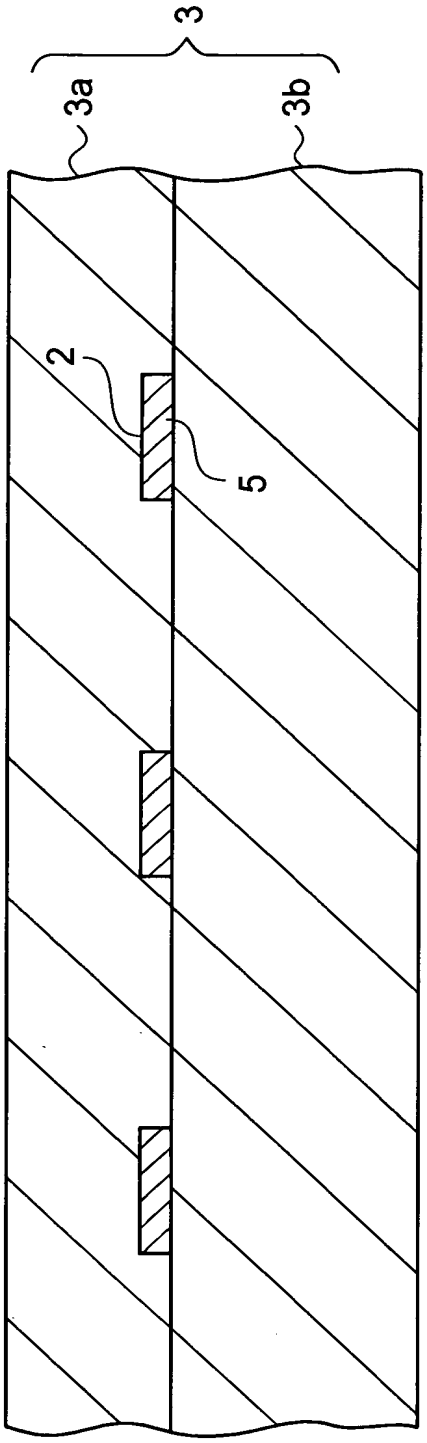
【図４】



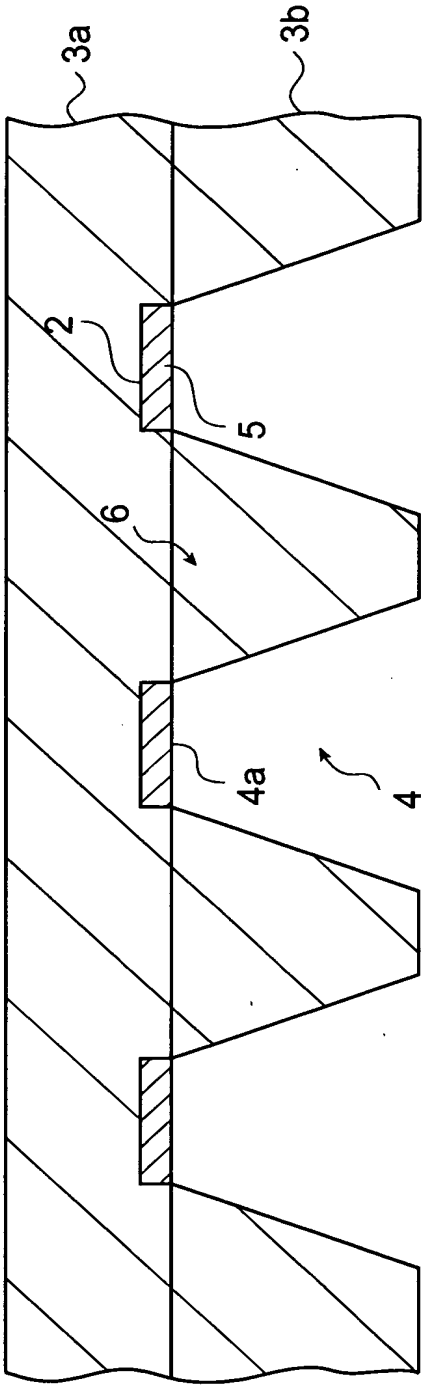
【図５】



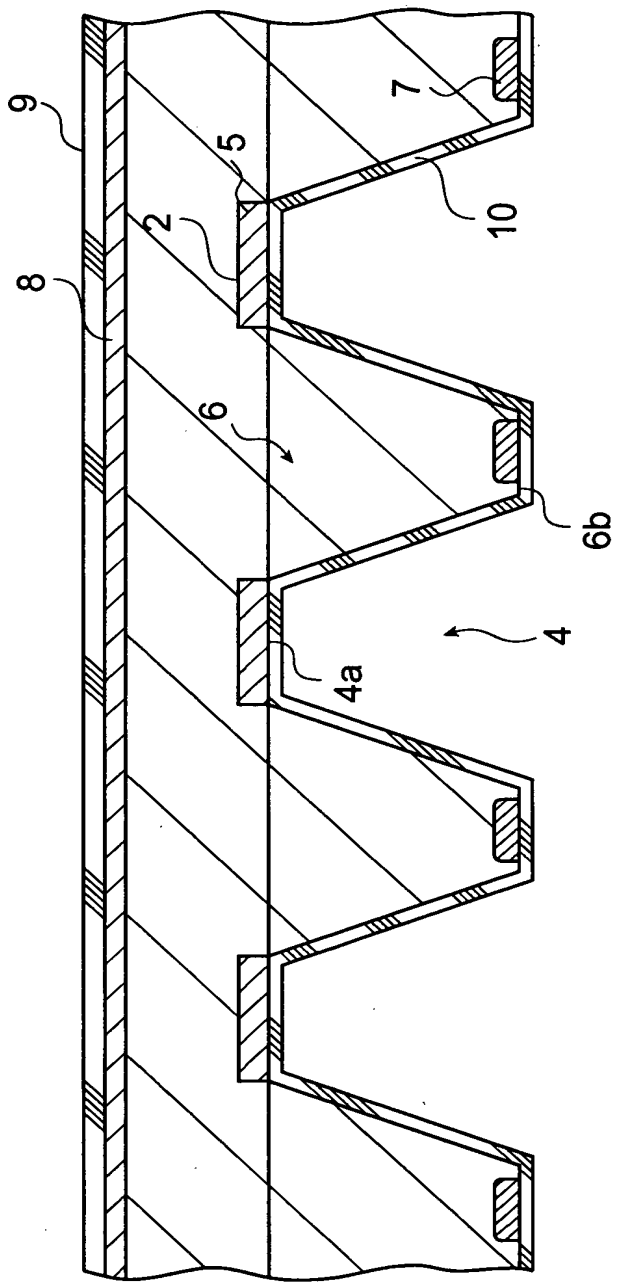
【図６】



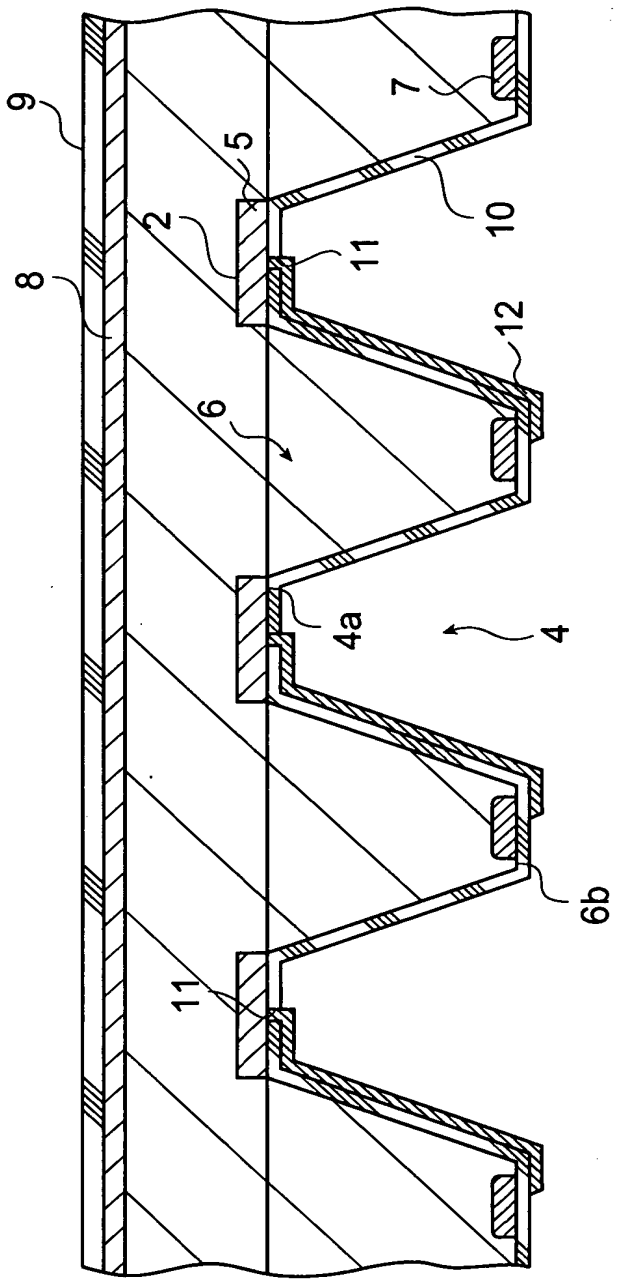
【図７】



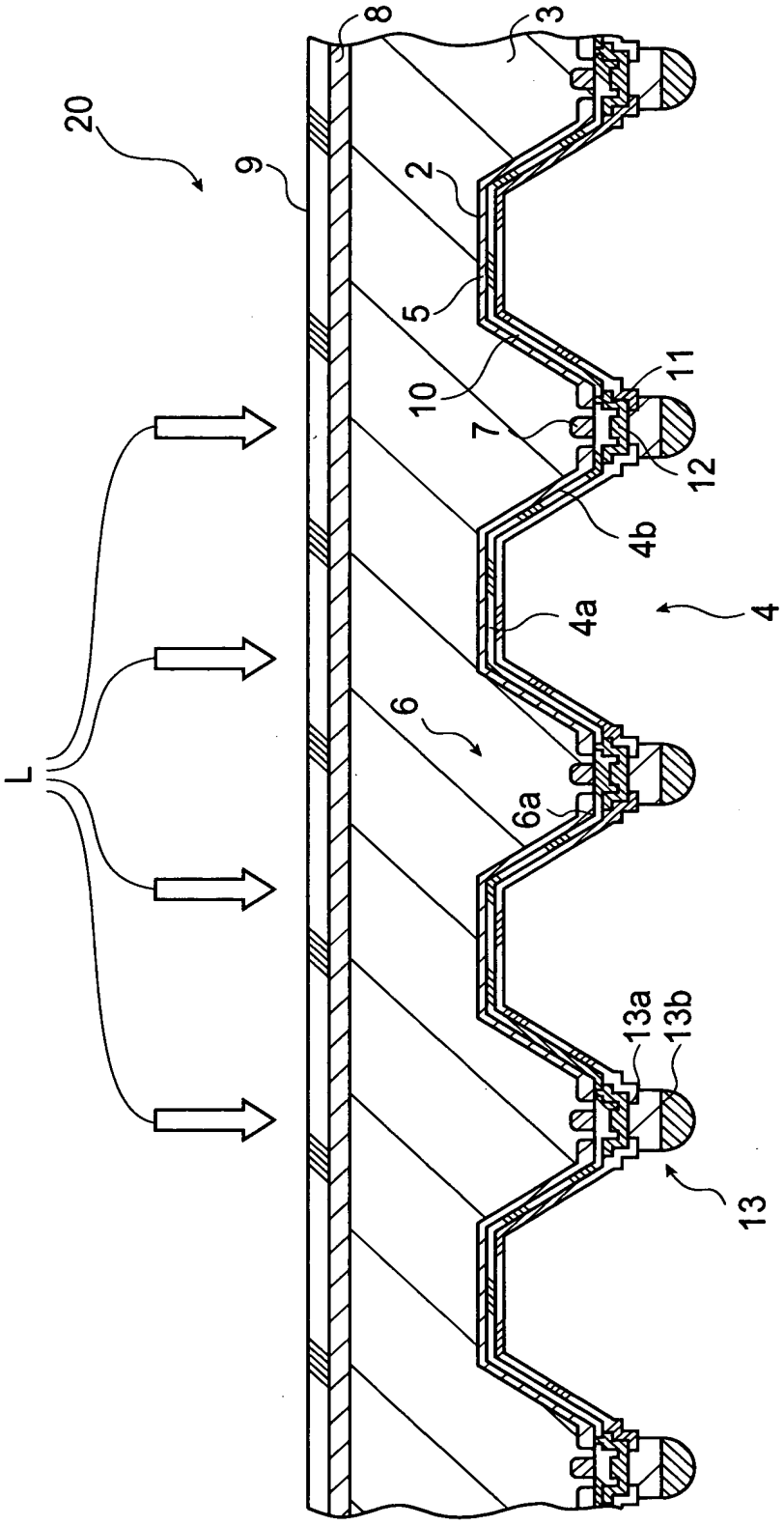
【図８】



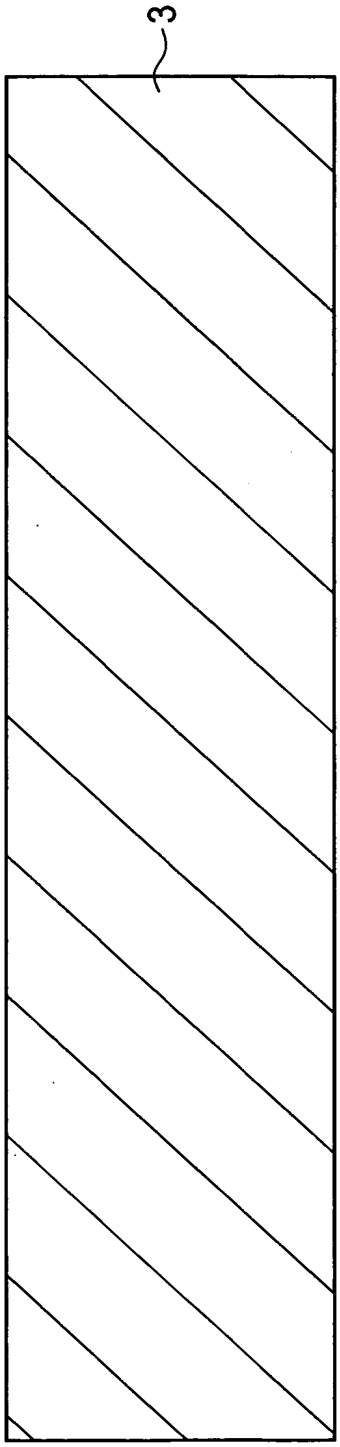
【図９】



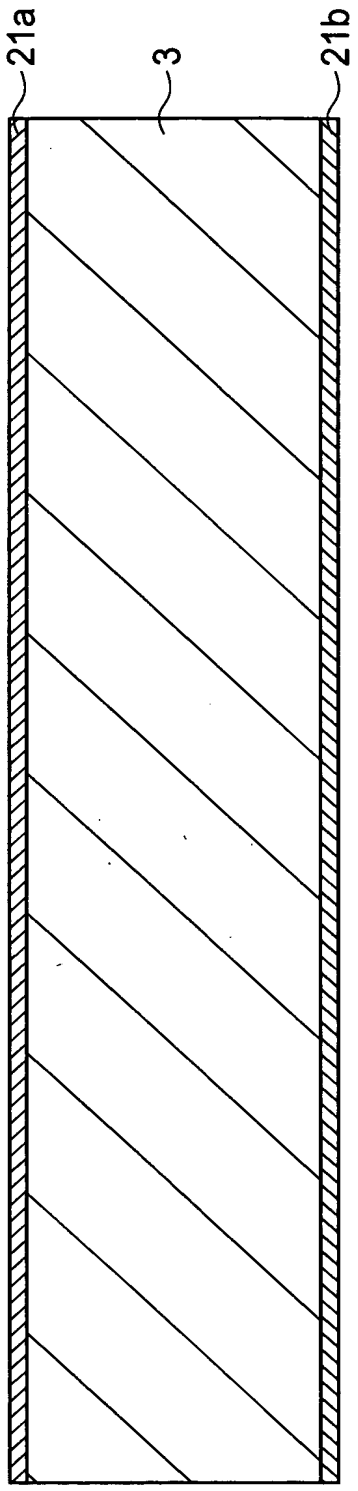
【図１０】



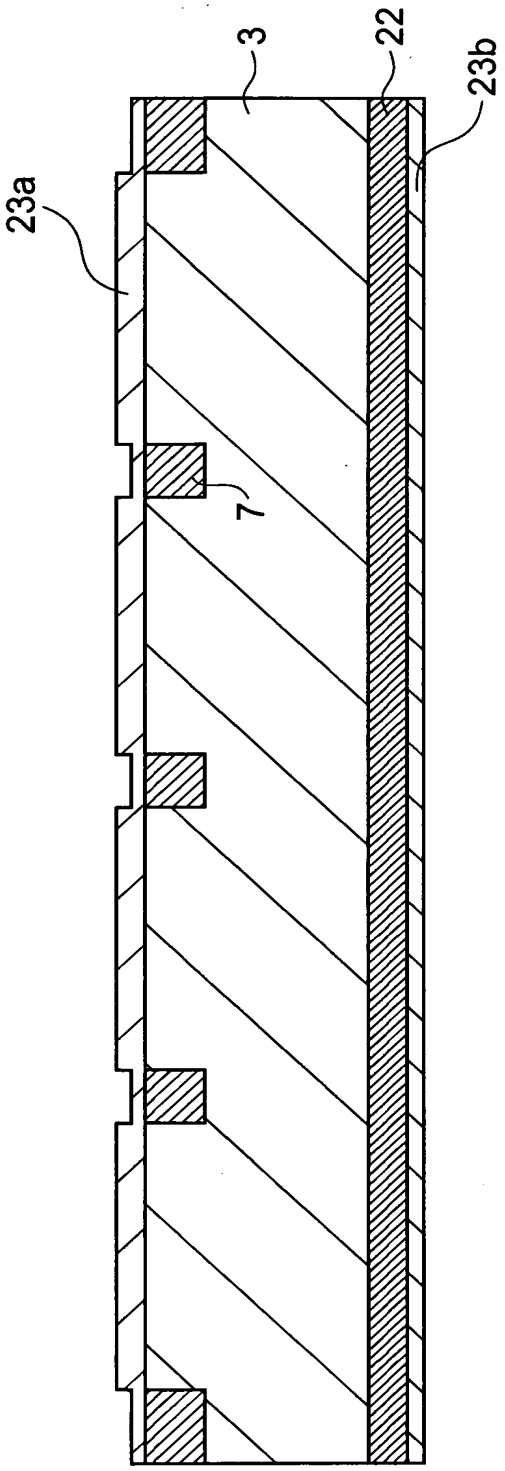
【図１１】



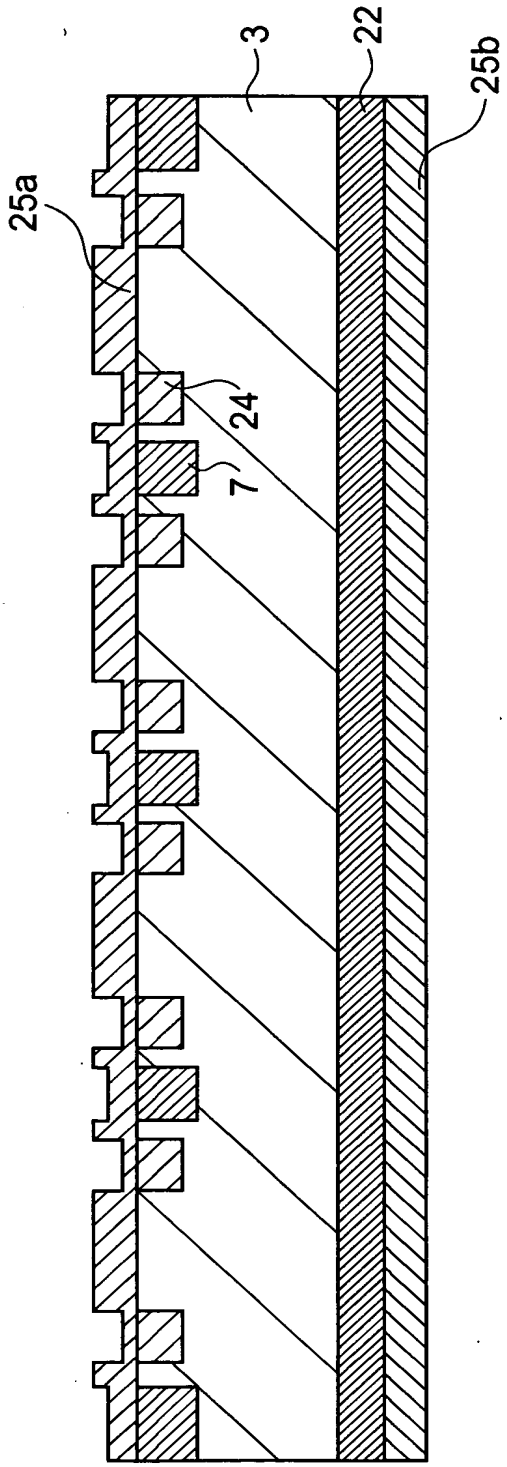
【図１２】



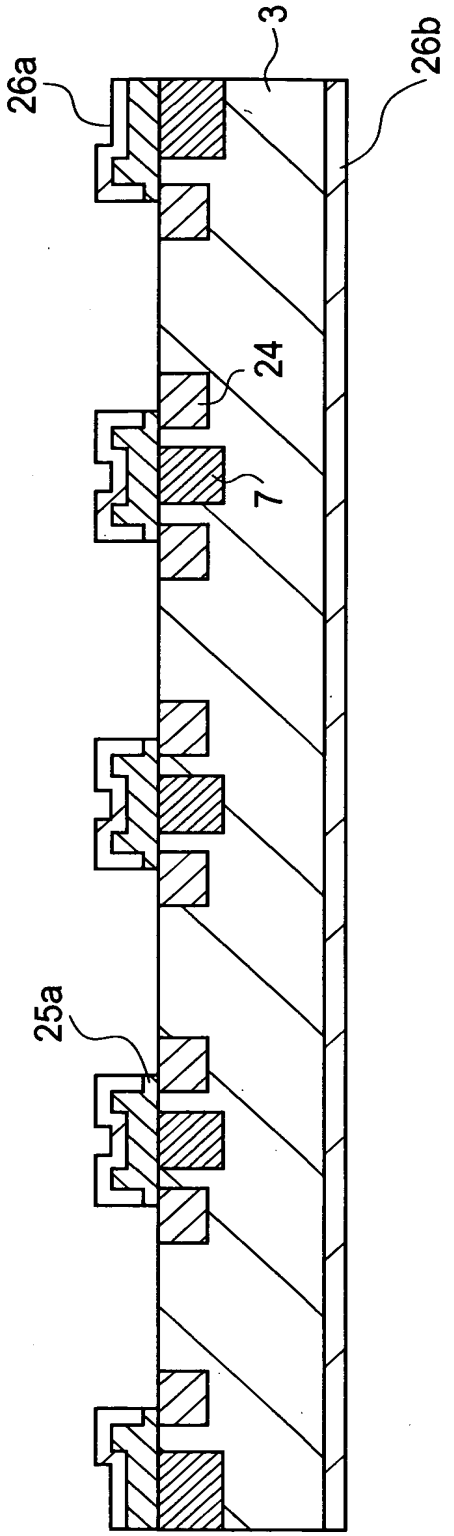
【図１３】



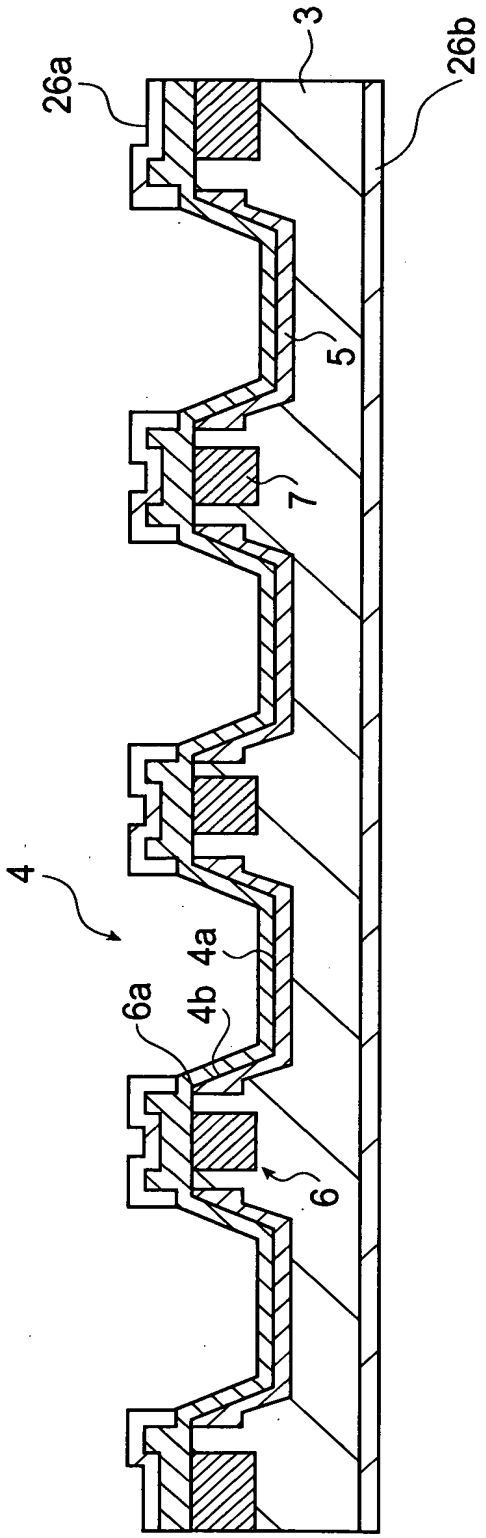
【図１４】



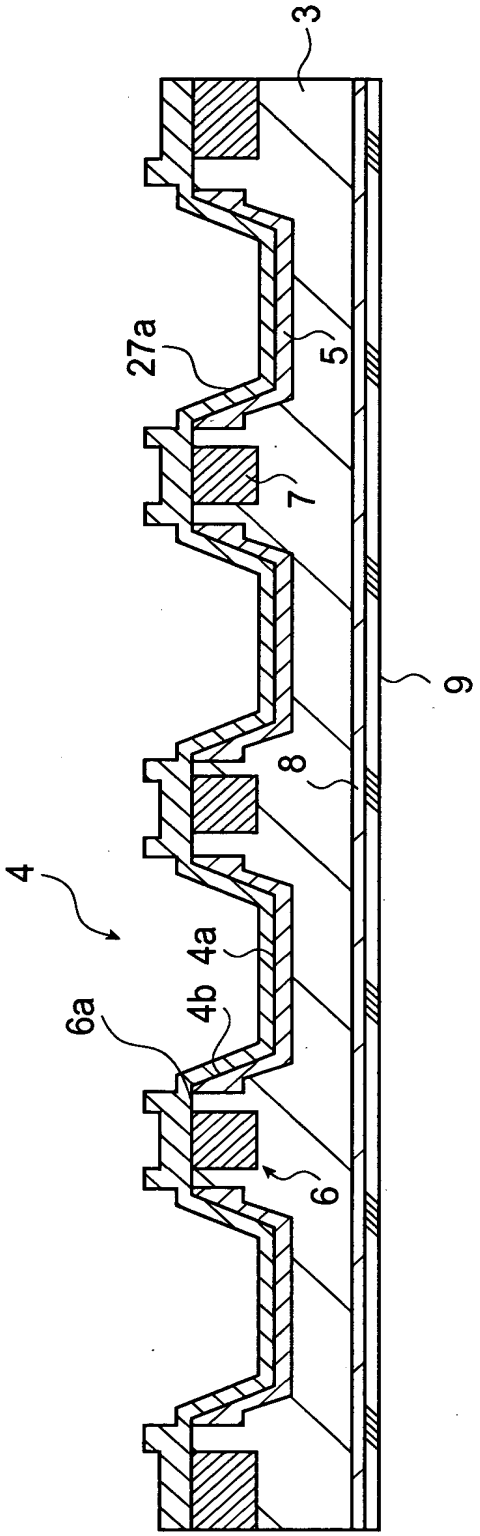
【図１５】



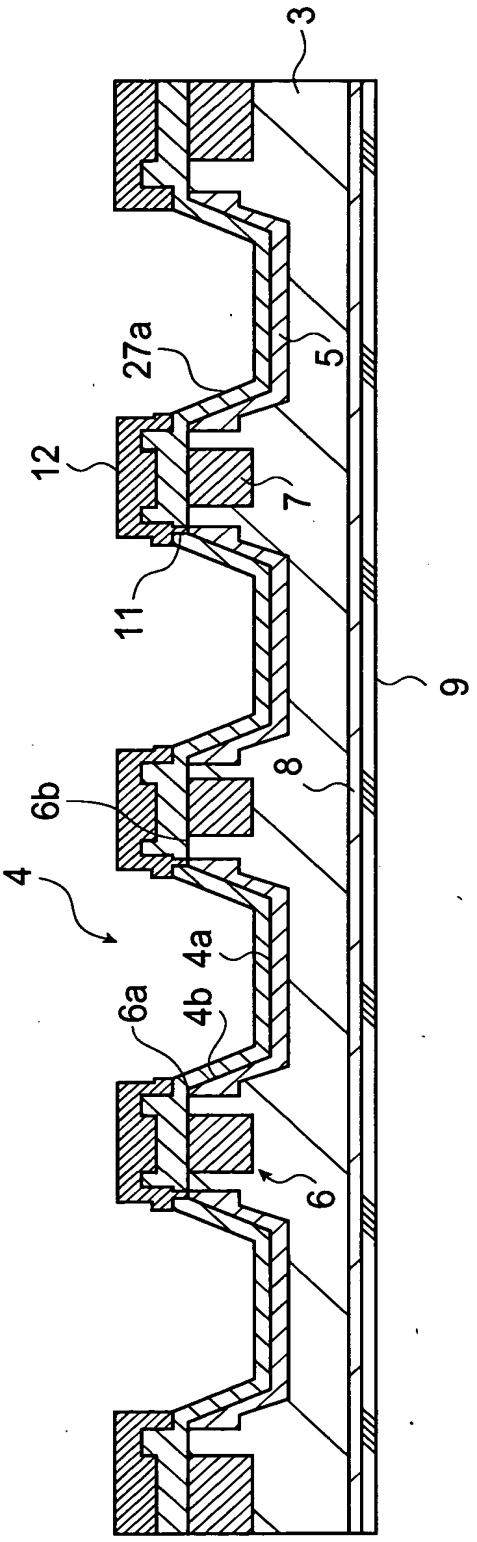
【図１６】



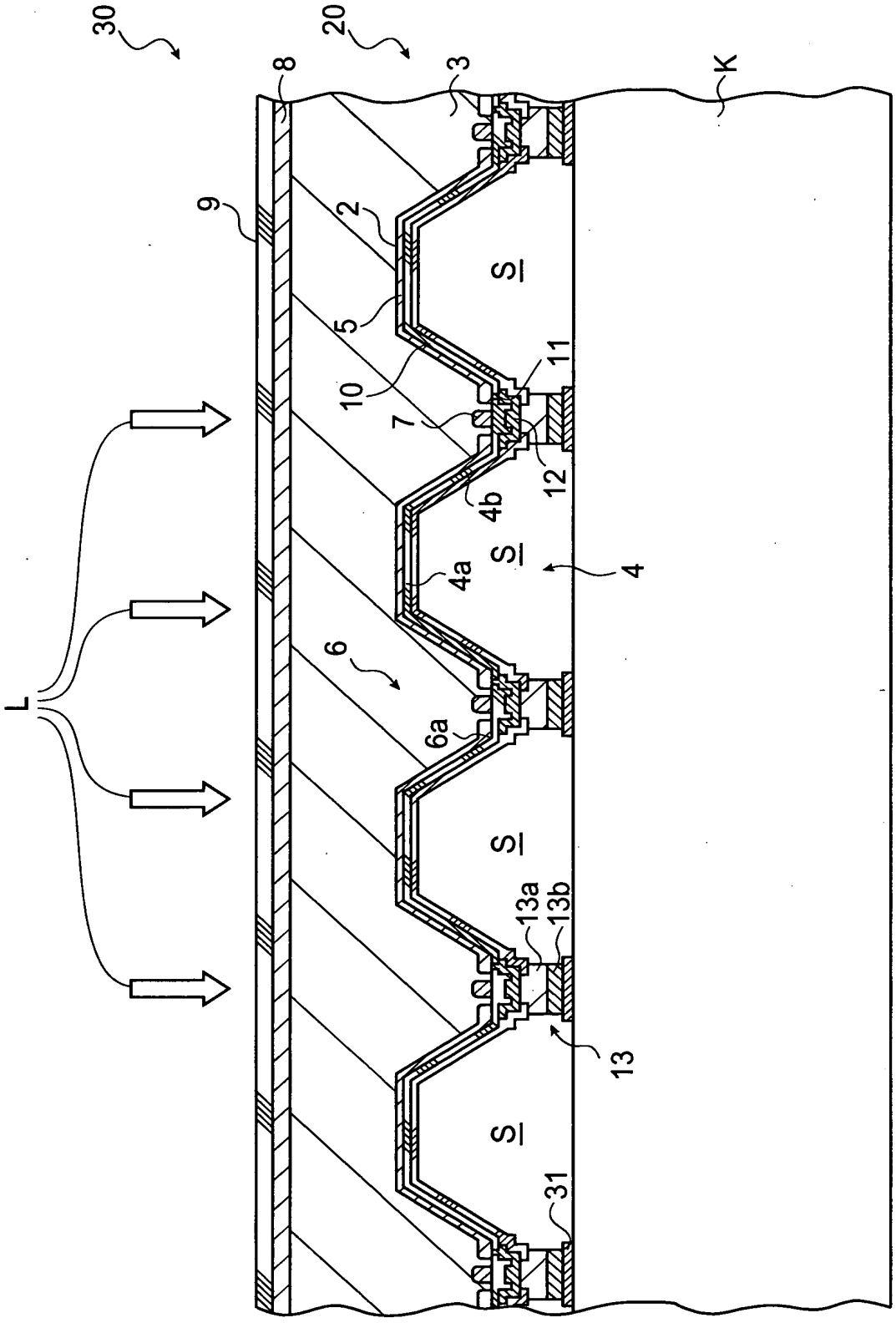
【図１７】



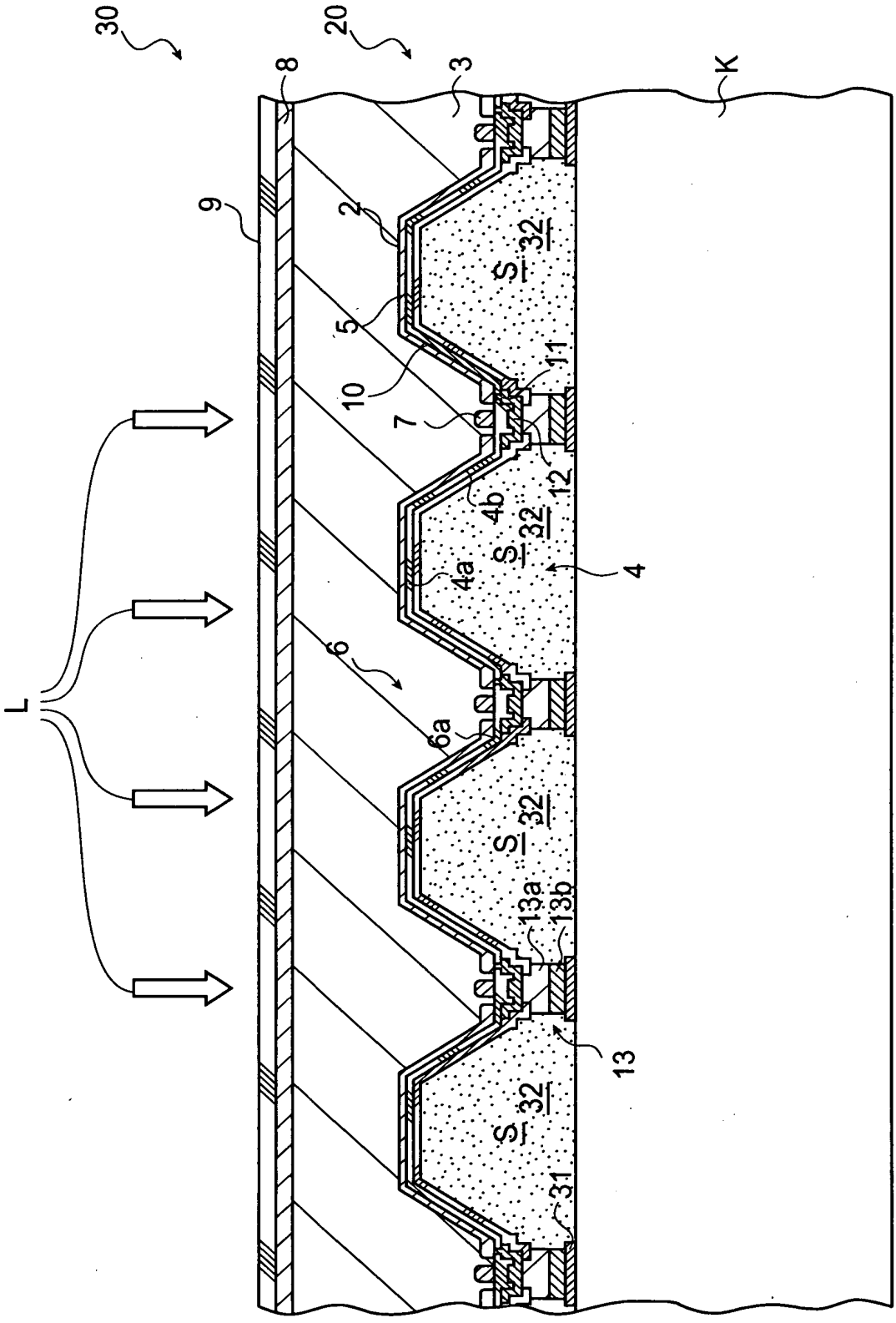
【図１８】



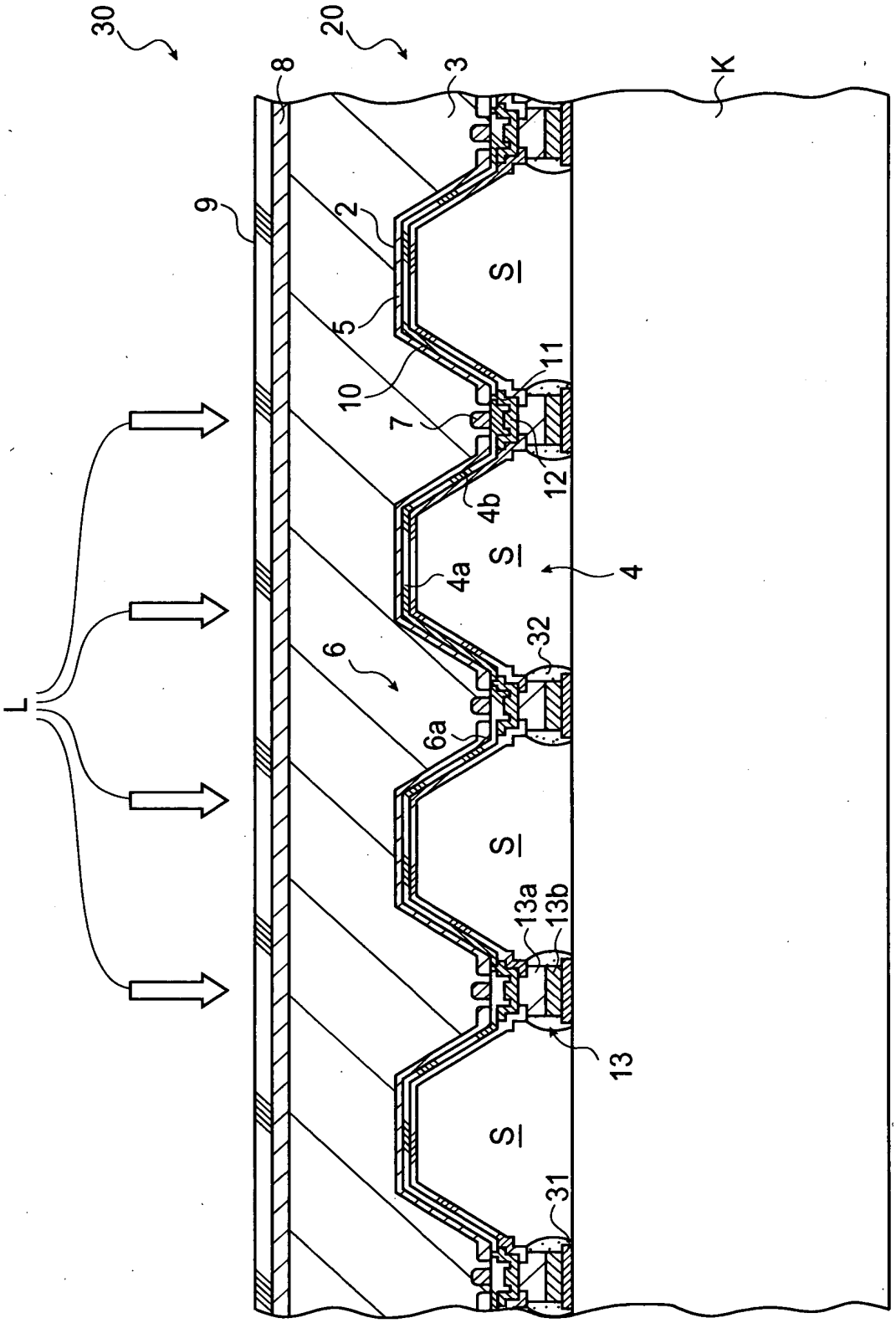
【図１９】



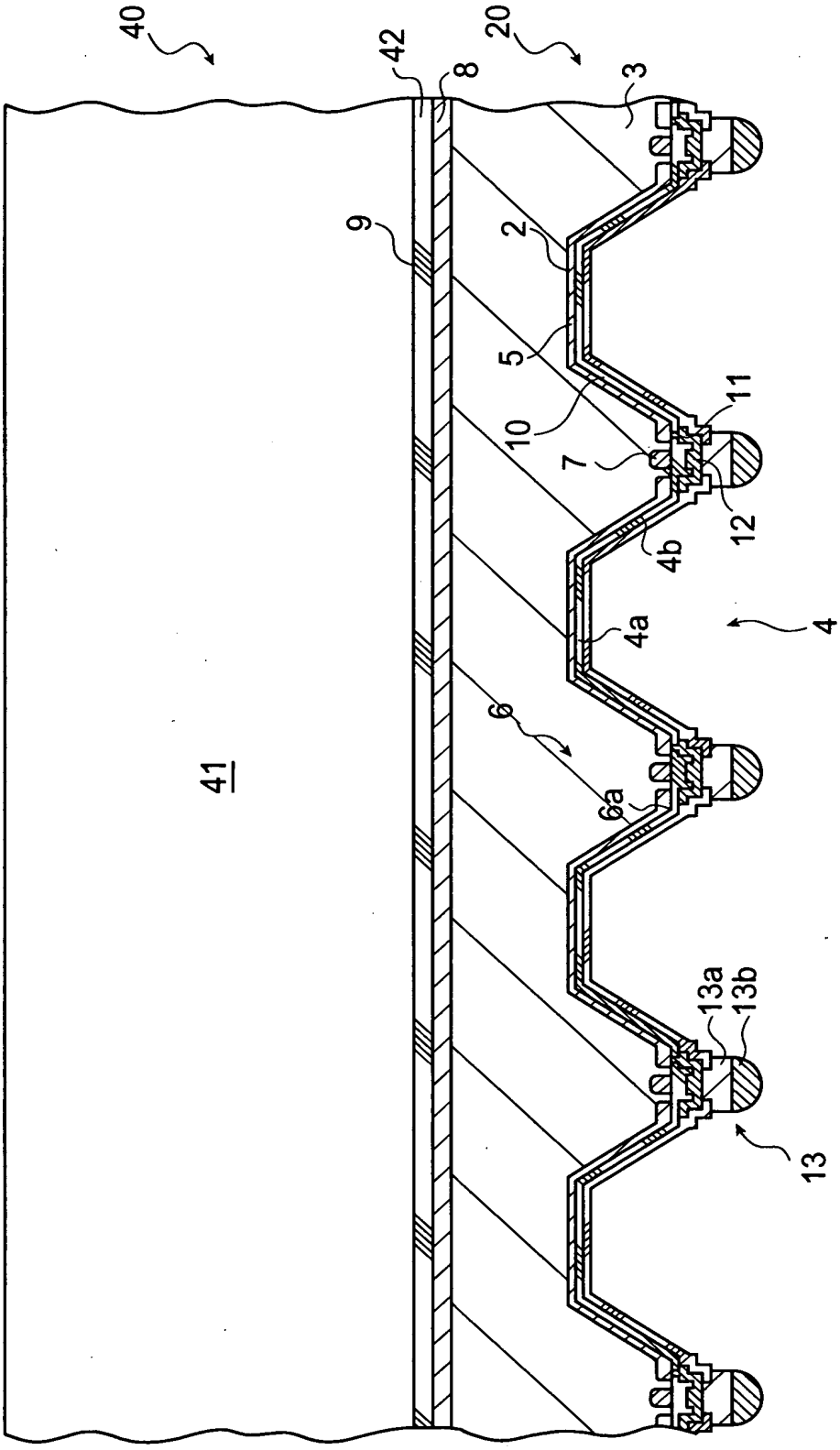
【図２０】



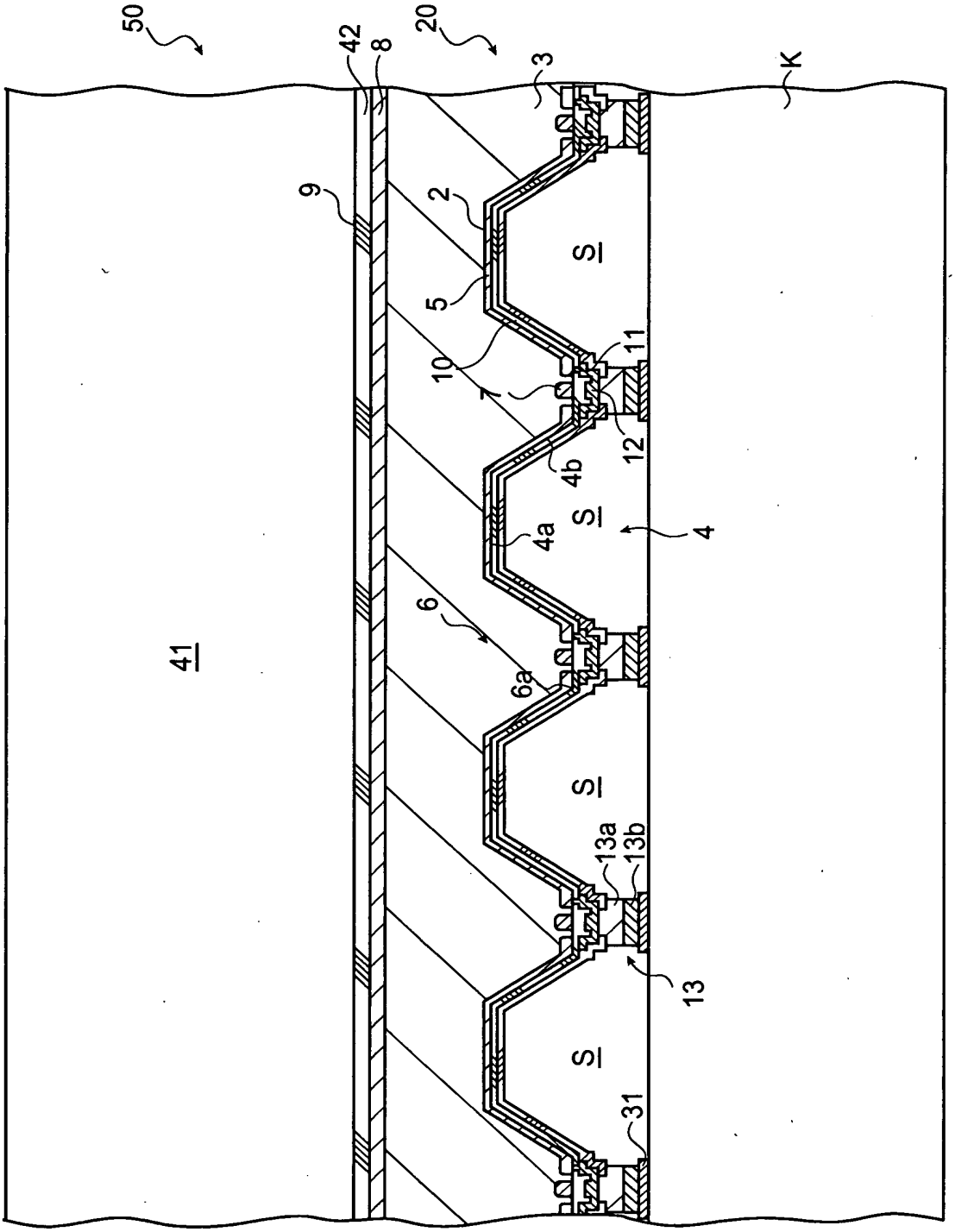
【図２１】



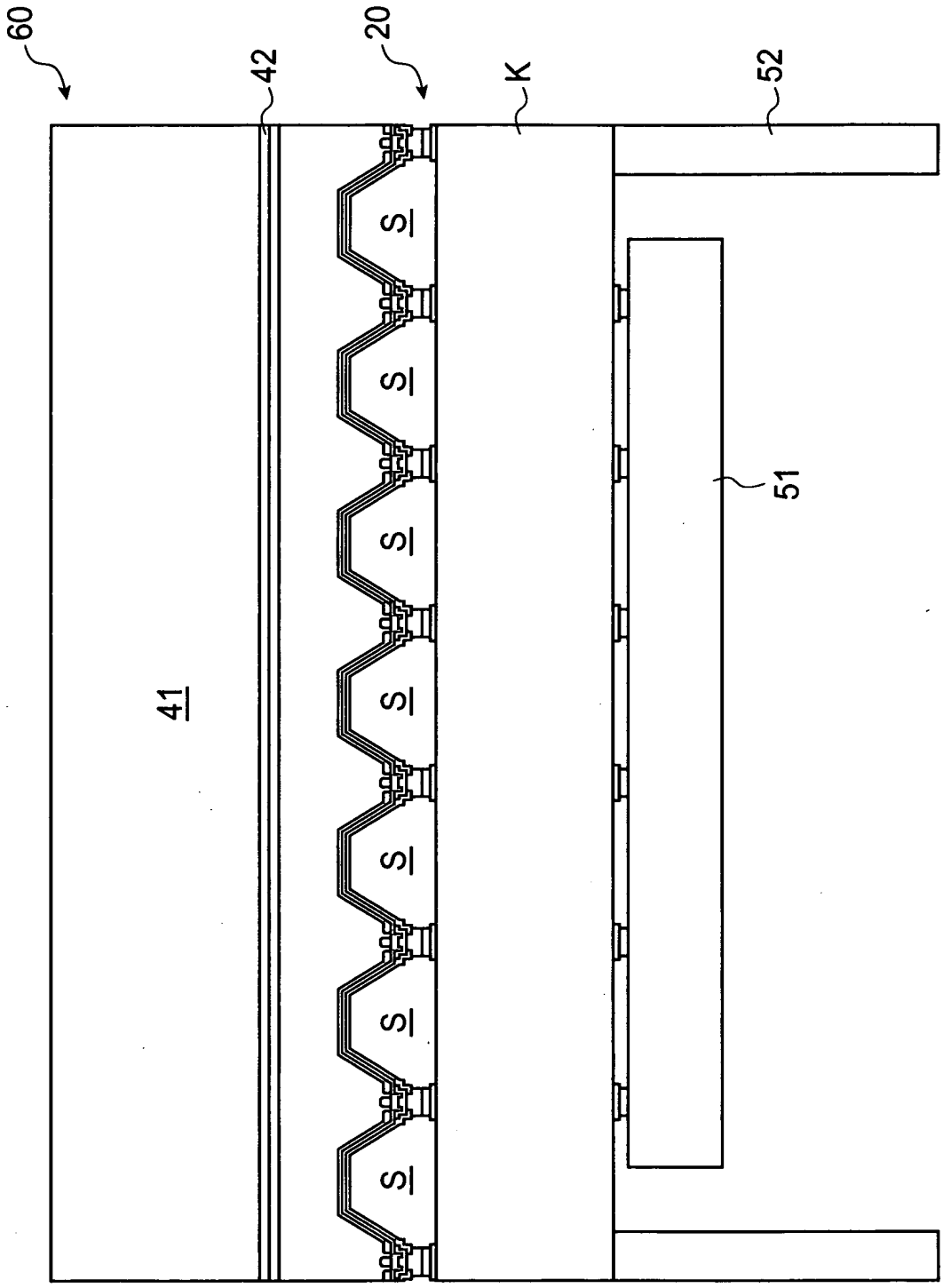
【図２２】



【図２３】

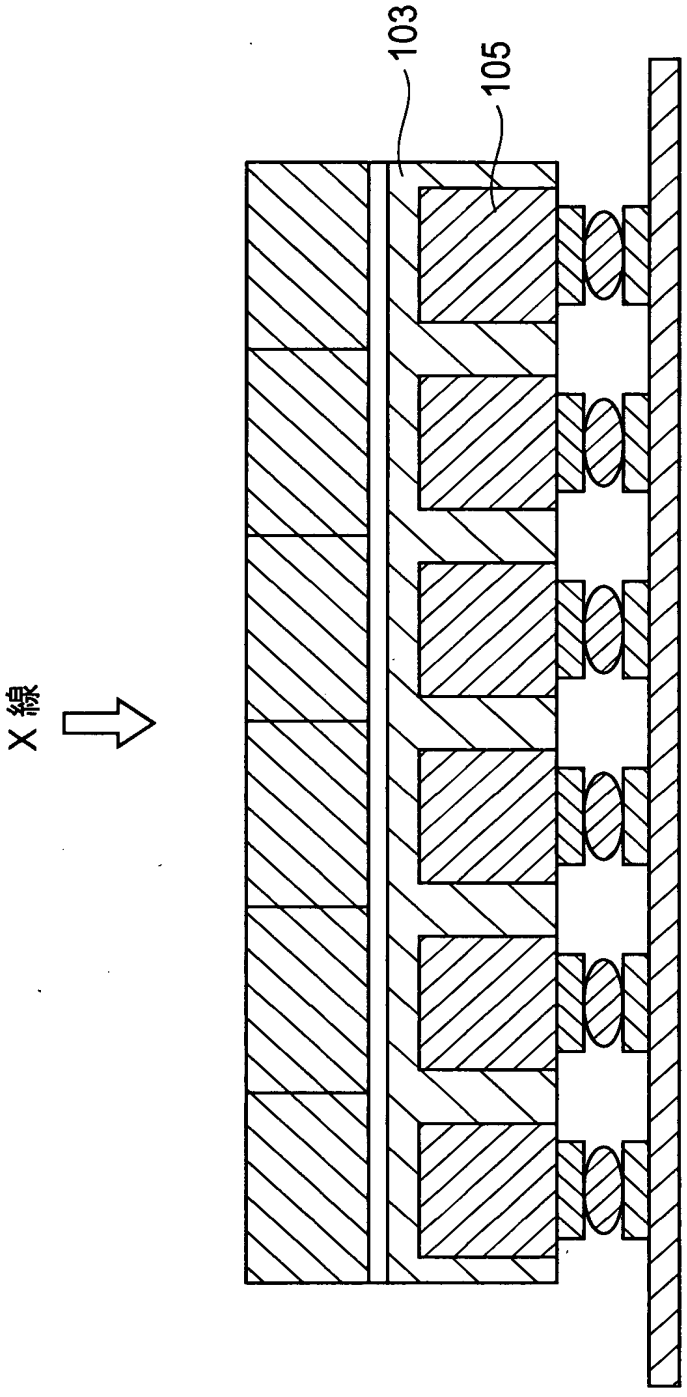


【図２４】



出証特２００２－３１０２８１５

【図２５】



【書類名】　要約書

【要約】

【課題】　従来品と同等の高い検出感度を有しながらも、量産ベースでの製造が容易であり、且つ、充分な機械的強度を備えたホトダイオードアレイを提供すること。

【解決手段】　第１導電型の半導体からなる半導体基板３を備え、当該半導体基板３における被検出光Ｌの入射面の反対面側に複数のホトダイオードが形成されたホトダイオードアレイ１であって、半導体基板３の反対面側には、複数の凹部４がアレイ状に配列して形成されており、複数の凹部４の底部４ａに第２導電型の半導体からなる第２導電型半導体層５が形成されることにより、ホトダイオードがアレイ状に配列している。

【選択図】　図２

出　願　人　履　歴　情　報

識別番号　　〔０００２３６４３６〕

１．変更年月日　　１９９０年　８月１０日
［変更理由］　新規登録
住　所　　静岡県浜松市市野町１１２６番地の１
氏　名　　浜松ホトニクス株式会社